

# SEÑALES DE MANDO PARA EL DISEÑO LD Y FBD BAJO EL ESTÁNDAR IEC 61131-3

## Government Signals for LD and FBD design under the Standard IEC 61131-3

### RESUMEN

Los controladores lógicos programables han migrado hacia la escalabilidad, como es el caso de los microPLCs o relés programables. Estos sistemas se distinguen por ser restrictivos en opciones de lenguajes IEC 61131-3; en general, solo permiten LD y FBD y presentan la posibilidad de implementar automatismos complejos con bajo número de entradas/salidas y canales de comunicación. Sin embargo el diseño LD se fundamenta en razonamiento lógico, donde los ingenieros basan su éxito en la experticia.

Se presenta una metodología con base en señales de mando y una estructura FBD que permite diseños LD, minimiza la experiencia, facilita mantenibilidad y escalabilidad.

**PALABRAS CLAVES:** Diagrama escalera, diagrama de bloques de funciones, FBD, IEC 61131-3, Ladder, microPLC, relés programables, señales de mando.

### ABSTRACT

*Programmable logic controllers such as microPLCs or programmable relays have become more and more capable. However they do not support all of the capabilities supported by the IEC 61131-3 language standard. Most microPLCs only permit LD and FBD languages. Although they allow complex automatism they are constrain by both a low number of input/output and communication channels. However, LD design is based on logical reasoning earned from engineers' experience.*

*A methodology is presented which is based on both command signals and FBD structure. This facilitates LD designs, maintainability and scalability as well as minimizing required experience.*

**KEYWORDS:** Function block diagram, FBD, government signals, IEC 61131-3, Ladder diagram, Ladder, microPLC, programmable rele.

## 1. INTRODUCCIÓN

Los automatismos a través del tiempo han alcanzado un tamaño y una complejidad considerables, debido a la industrialización del mundo moderno que busca realizar rutinas de producción con mayor eficiencia y en condiciones óptimas de seguridad tanto para las personas como para las máquinas. En el área de la automatización existe un rango de aplicaciones que pueden denominarse pequeñas, en términos del número de entradas y salidas, pero igualmente conservan niveles de complejidad propios de los autómatas de mayor tamaño [1]-[3]. Para este rango de aplicaciones los fabricantes han diseñado sistemas denominados microPLCs o relés programables, que se distinguen por su alta escalabilidad, permitiendo su ajuste a aplicaciones desde bajo número de entradas/salidas [4]-[6].

Para los sistemas de gran tamaño es normal encontrar herramientas de software que permiten diseñar en los cinco lenguajes de la norma IEC 61131-6, sin embargo

**MAURICIO  
LONDOÑO**

M.Sc. en Ingeniería Eléctrica  
Profesor Asistente  
Universidad Tecnológica de Pereira  
mau.hol@utp.edu.co

**HOLGUÍN**

**ÁLVARO ÁNGEL  
GUTIÉRREZ**

Ph.D. en Bioingeniería  
Director Grupo de Investigación en  
Control e Instrumentación  
Profesor Titular  
Universidad Tecnológica de Pereira  
aaog@utp.edu.co

**ANDRÉS ESCOBAR MEJÍA**

M.Sc. en Ingeniería Eléctrica  
Profesor Asistente  
Universidad Tecnológica de Pereira  
Estudiante Ph.D.  
University of Arkansas EE. UU  
andreses1@utp.edu.co

en los sistemas de menor tamaño y costo el número de lenguajes de la norma es reducido prácticamente a diagramas ladder y diagramas de bloques de funciones [4], [5]. Las metodologías de diseño se basan en circuitos simples a los cuales se le adicionan ciertas características que van siendo probadas con el fin de encontrar fallas e ir corrigiéndolas hasta obtener el funcionamiento deseado, pero no se cuenta con un algoritmo que guíe al diseñador paso a paso, es decir, si se busca un circuito que permita implementar una acción el encargado de su implementación se enfrenta a un problema que sólo podrá superar por medio de su habilidad y experiencia en el campo [7], [8].

La mayoría de autómatas enfrentan retos de diseño que no son fácilmente superables con solo diseño ladder. Además, el diseño ladder es altamente dependiente de la experticia producto de los años de práctica. Esto configura una limitante tanto para los diseñadores novatos como para los propios sistemas que limitan los lenguajes de programación.

Con el fin de afrontar estos retos, se presenta una metodología para el diseño de autómatas con base en señales de mando y con una orientación hacia la implementación transparente, mediante técnicas de traducción, en diagramas ladder y de bloques de funciones.

El diseño por señales de mando es común en muchas áreas de la ingeniería, por ejemplo, en el diseño de sistema análogos es costumbre realizar el diseño de un circuito mayor como la concatenación de diseños de menor tamaño y funcionalidad, donde cada bloque responde a un conjunto de señales de entrada (señales de mando) y responde en consecuencia mediante un conjunto de señales de salida (salidas), que a su vez pueden ser usadas como las señales de entrada en otros bloques. En general el diseño por señales de mando consiste en diseñar bloques funcionales con una respuesta dada ante un conjunto de señales de control [9].

## 2 CONTENIDO

### 2.1 ESTANDAR IEC 61131-3

El estándar IEC 61131-3 resume los requerimientos en hardware y sistemas de programación de los controladores lógicos programables. El estándar se entiende como un conjunto de pautas de programación que persigue como objetivo el desarrollo de programas cada vez de mayor tamaño y complejidad y de los sistemas de desarrollo que así lo permiten [1], [10]-[11].

Para los ingenieros de diseño, el estándar busca unificar metodologías que se conserven independientes de la plataforma de desarrollo, reduciendo así la necesidad de entrenamiento. Para ello se definen cinco lenguajes de programación: diagramas ladder (LD), diagramas de bloques de funciones (FBD), texto estructurado (ST), listado de instrucciones (IL) y gráfico secuencial funcional (SFC). De todos estos lenguajes SFC representa el mayor nivel y consiste en un diagrama que describe secuencialmente eventos de tiempo discreto y las acciones relacionadas como consecuencia.

Los diagramas ladder, o escalera, son el fundamento de todos los sistemas de desarrollo posteriores. Se basan en el diseño básico físico mediante lógica de contactos y se caracterizan por ser de alta aceptación entre la comunidad de diseño pero a su vez carece de elementos que permitan alta escalabilidad de las aplicaciones, dificultan la implementación de sistemas complejos y de su posterior mantenibilidad. Sin embargo, la mayoría de sistemas de desarrollo de autómatas implementan este lenguaje por defecto. El diseño ladder es altamente dependiente de la experiencia y está relacionado intrínsecamente con la lógica booleana y el diseño de sistemas digitales secuenciales [3], [7]-[8].

### 2.2 DISEÑO POR SEÑALES DE MANDO

Un sistema físico se puede interpretar como una caja negra que entrega como salida una señal determinada en respuesta a un conjunto de señales de entrada. Las entradas a un sistema, vistas desde esta perspectiva, se les denominan señales de mando.

La idea básica detrás del diseño por señales de mando consiste en definir la estructura funcional para la salida buscada en un sistema como respuesta ante el conjunto de señales de mando. Conocida la salida deseada, se realiza el proceso de diseño del sistema, tal que cumpla con todas las restricciones impuestas. La ventaja del diseño con base en esta técnica consiste en poder interpretar las salidas como un conjunto de nuevas señales de mando hacia otros sistemas subsecuentes. El proceso de diseño de un sistema mayor consiste en seguir la evolución lógica de las señales a través de todo un conjunto de subsistema.

Otras metodologías empleadas para diseñar sistema de mayor complejidad involucran las denominadas Redes de Petri y la solución por medio de SFC [3].

La metodología que se desarrolla a continuación permite, a través del manejo de las señales de mando y diagramas de tiempo para el seguimiento de las señales, la implementación de funciones básicas como pilar del desarrollo de otras funciones derivadas. Estas funciones en conjunto pueden ser utilizadas según convenga para el desarrollo de automatismos, ya que permiten encontrar un diagrama de contactos que cumple con los requerimientos exigidos por una situación que se desea realizar de manera automática.

#### 2.2.1 Funciones básicas

**Función pulsador:** La salida es una señal que sigue la señal de entrada, es decir, toma un valor lógico de "1" mientras la señal de mando este presente y toma un valor de "0" en caso contrario. La ecuación que representa este comportamiento es:

$$S = P \quad (2.1)$$

El circuito ladder de esta función consta de una bobina asociada al pulsador de mando que al ser presionado se obtiene la señal de salida.

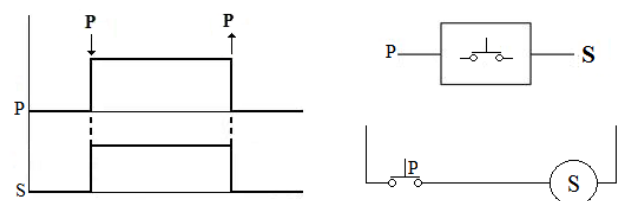


Figura 1. Función pulsador

**Función interruptor:** La salida toma un valor lógico de "1" desde la activación de una señal de mando *A* (arranque) y hasta la activación de una señal de mando *P* (paro). El diseño ladder de esta función se muestra en la figura 2 junto con su diagrama de tiempos y bloque representativo. La ecuación lógica que la describe es:

$$S = (A + S) * \bar{P} \quad (2.2)$$

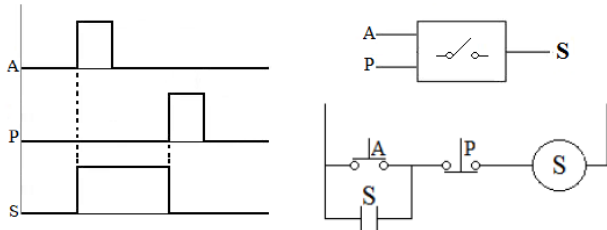


Figura 2. Función interruptor

**Función negación:** La salida es la negación lógica de la entrada. El diseño ladder se muestra en la figura 3 junto con su diagrama de tiempos y bloque representativo. Su ecuación lógica es:

$$S = \overline{CR} \quad (2.3)$$

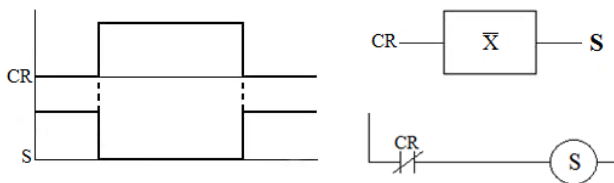


Figura 3. Función negación

**Función AND:** La salida es la AND lógica de las entradas. La figura 4 muestra el diseño ladder, el diagrama de tiempos y bloque representativo. Su ecuación lógica es:

$$S = CR \cdot CR1 \quad (2.4)$$

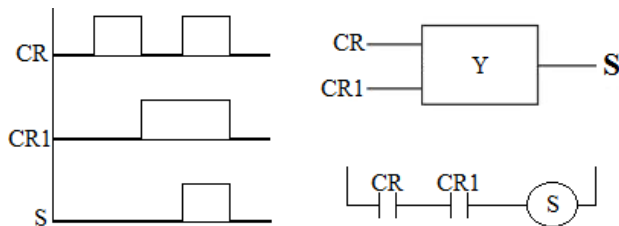


Figura 4. Función AND

**Función OR:** La salida es la OR lógica de las entradas. La figura 5 muestra el diseño ladder, el diagrama de tiempos y bloque representativo. Su ecuación lógica es:

$$S = CR + CR1 \quad (2.5)$$

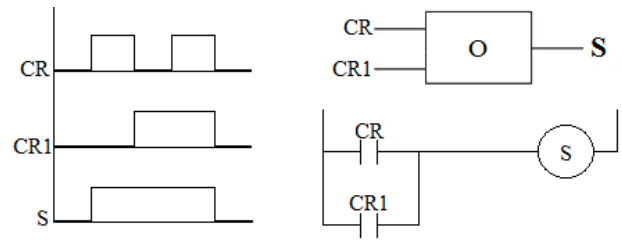


Figura 5. Función OR

**Función temporización a la excitación:** La salida hace el paso del estado lógico "0" al estado lógico "1" un tiempo *t* después de que lo haya hecho la señal de mando, y se mantiene en ese estado hasta que la entrada se desenergice. El diseño ladder corresponde a un temporizador a la energización, comúnmente denominado ON, como se muestra en la figura 6 junto con su diagrama de tiempos y bloque representativo. Su ecuación asociada es:

$$S = CR^{te} \quad (2.6)$$

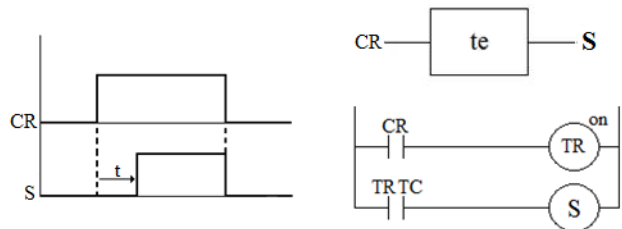


Figura 6. Función temporización a la excitación

**Función temporización a la desexcitación:** La salida hace el cambio del estado lógico "0" al estado lógico "1" cuando la señal de mando hace su aparición, pero cuando la señal de entrada es desenergizada, la salida se retarda un tiempo *t* para efectuar el cambio de estado lógico "1" al estado lógico "0". En diseño ladder corresponde a un temporizador a la desenergización, comúnmente denominado OFF, como se muestra en la figura 7 junto con su diagrama de tiempos y bloque representativo. Su ecuación asociada es:

$$S = CR^{td} \quad (2.7)$$

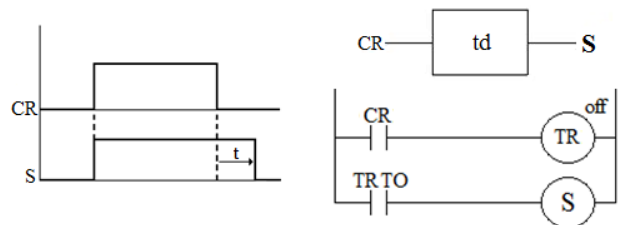


Figura 7. Función temporización a la desexcitación

**Función detector flancos de subida:** La salida hace una transición lógica 0, 1, 0 cuando se presenta la señal de mando, independientemente de si la entrada permanece energizada o no. La figura 8 muestra el diseño ladder, el

diagrama de tiempos y bloque representativo. Su ecuación es:

$$S = CR^\uparrow \tag{2.8}$$

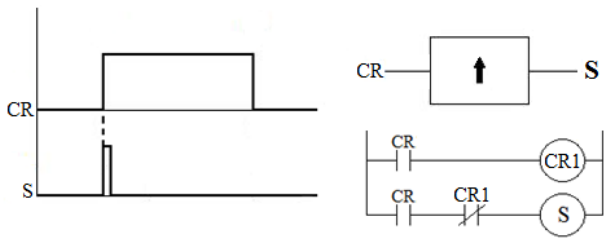


Figura 8. Función detector flancos de subida

**Función detector flancos de bajada:** La salida hace una transición lógica 0, 1, 0 cuando se desactiva la señal de mando, independiente del tiempo en activo de la entrada. La figura 9 muestra el diseño ladder, el diagrama de tiempos y bloque representativo. Su ecuación es:

$$S = CR^\downarrow \tag{2.9}$$

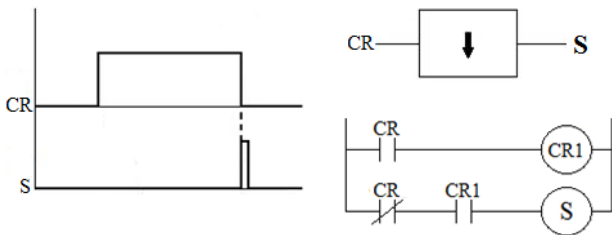


Figura 9. Función detector flanco de bajada

**Función refresco:** La salida permanece activa un tiempo  $t$  desde la última transición 0,1 de la señal de mando. En general, con cada transición 0,1 de la entrada se reinicia el conteo del tiempo. La figura 10 muestra el diseño ladder, el diagrama de tiempos y bloque representativo. Su ecuación es:

$$S = CR^R \tag{2.10}$$

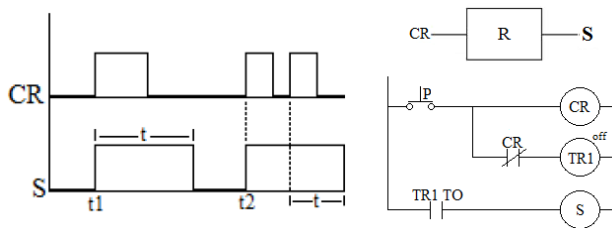


Figura 10. Función refresco

### 2.2.2 Funciones derivadas

Son funciones que se pueden obtener como combinación directa de las básicas, sin embargo, por su utilidad se les asigna un nombre y representación. Entre las principales están:

### Función temporización a la excitación y desexcitación:

La salida es una señal que hace el cambio del estado lógico “0” al estado lógico “1” un tiempo  $t$  después de que la señal de mando lo haga, de igual manera cuando la entrada se desenergiza la salida se retarda un tiempo  $t$  en hacer el cambio del estado lógico “1” al estado lógico “0”. Se puede implementar con las funciones básicas si se hace que la salida de la función temporización a la excitación sea a su vez la señal de mando de la función temporización a la desexcitación. La figura 11 muestra el diseño implementado con funciones básicas. Su ecuación es:

$$S = CR^{ted} \tag{2.11}$$

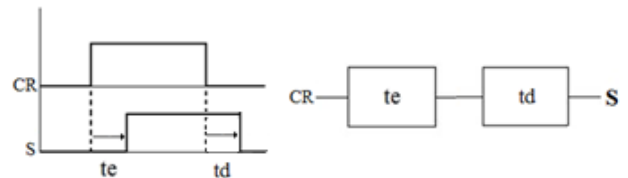


Figura 11. Función temporización a excitación y desexcitación

**Función detector de flancos de subida y bajada:** La salida es la suma de un detector de flanco de subida con uno de flanco de bajada. Se puede implementar con las básicas si se hace la función OR entre los dos detectores previamente mencionados. La figura 12 muestra el diseño implementado con funciones básicas. Su ecuación es:

$$S = CR^{\uparrow\downarrow} \tag{2.12}$$

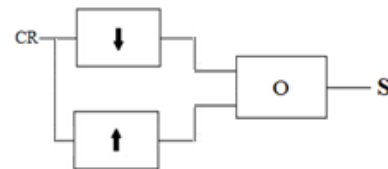


Figura 12. Función detector de flancos de subida y bajada

## 2.3 METODOLOGÍA DE DISEÑO

La metodología de diseño por señales de mando para la implementación de sistemas ladder y diagramas de bloques de funciones consiste de los siguientes pasos:

- Describir el sistema mediante ecuaciones representativas de las funciones básicas. Se puede incluir en este paso la descripción mediante ecuaciones de funciones derivadas, lo que permite el acercamiento hacia la programación estructurada. Las ecuaciones se describen de tal forma que la salida de unas sirvan como entrada de otras (señales de mando).
- Como las ecuaciones descritas son de naturaleza lógica, son susceptibles de simplificación [12]-[13].

- Elaborar un diseño por bloques de funciones representativo de las ecuaciones descritas en el punto anterior.
- Si el objetivo es un diseño FBD, solo resta ajustar cada diagrama a los requerimientos particulares de la plataforma de desarrollo seleccionada. Si el objetivo es un diseño LD, se debe continuar con los pasos siguientes:
- Reemplazar sistemáticamente cada función del diseño FBD por su equivalente básico en diagramas ladder.
- Un diagrama ladder también responde a una naturaleza lógica, por lo que también puede ser simplificado [3], [7]-[9], [12].

### 3 EJEMPLO DE APLICACIÓN

Como ejemplo de aplicación se muestra la implementación en diagrama ladder del control de encendido de la luz de un pasillo desde tres pulsadores P1, P3 y P5. El apagado se produce automáticamente transcurrido un tiempo  $t$  previamente programado. En la figura 13 se muestra una ilustración del problema.

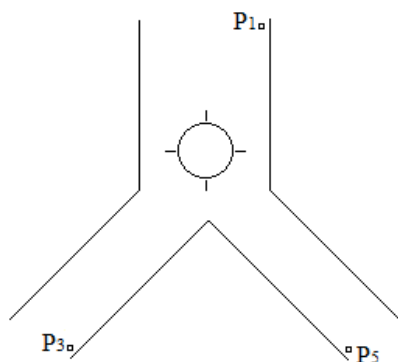


Figura 13. Ejemplo de aplicación

La luz enciende con la pulsación de uno cualquiera de los pulsadores lo que corresponde a la ecuación:

$$S1 = P1 + P2 + P3 \tag{3.1}$$

La señal  $S1$ , es la señal de mando para solicitar encendido. La luz se debe apagar pasado un tiempo  $t$ , por lo que la señal para activar la luz tiene la forma:

$$S2 = (S1 + S2) * \bar{P} \tag{3.2}$$

En la ecuación 3.2 la señal de mando  $P$  es la orden de apagado que sucede pasado un tiempo  $t$ , es decir:

$$P = S2^{td} \tag{3.3}$$

El diagrama implementado en funciones básicas se muestra en la figura 14. Se debe notar que la ecuación 3.1 corresponde con la función básica OR, la ecuación 3.2

con la función interruptor y la ecuación 3.3 corresponde con la función de temporización a la desenergización.

Si el objetivo es implementar la solución en FBD, no resta más que ajustar la figura 14 a la plataforma específica, pero si el objetivo es diagramas ladder se debe reemplazar cada función básica por su equivalente ladder como se muestra en la figura 15.

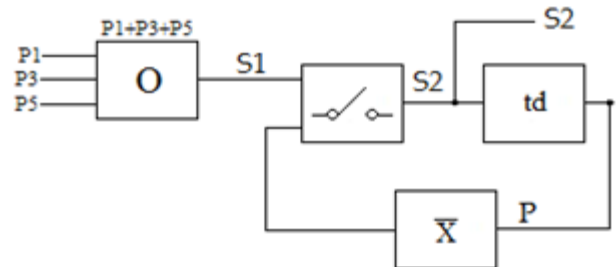


Figura 14. Diagrama en funciones básicas

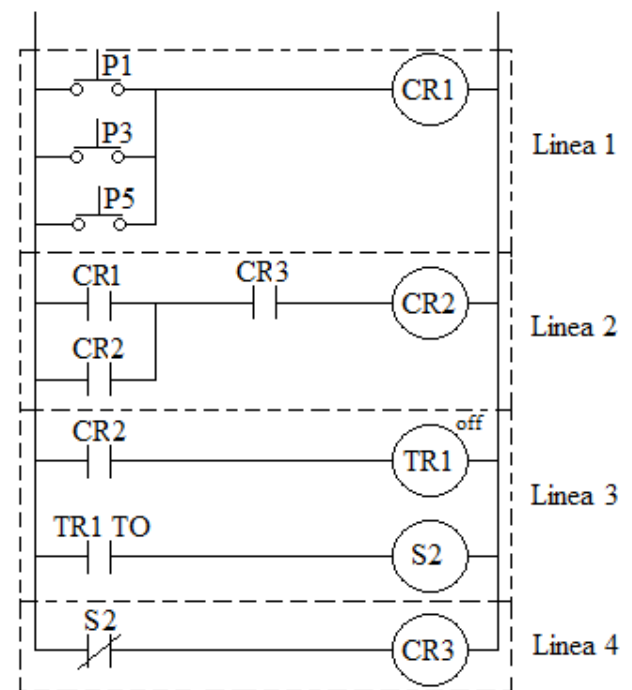


Figura 15. Equivalente ladder del ejemplo en funciones básicas

En la figura 15, la línea 1 es la implementación ladder de la función OR, la línea 2 es la función interruptor, la línea 3 es la temporización a la desenergización y la línea 4 es la negación de la señal anterior. La señal de salida, para activar la luz, es S2 que en el diagrama ladder la implementa la bobina CR2.

En el diagrama ladder de la figura 15 es posible simplificar la línea 4 si el contacto de CR3 en la línea 2 se reemplaza por uno normalmente cerrado de S2. El diagrama así obtenido puede ser implementado en cualquier plataforma.

#### 4 CONCLUSIONES Y TRABAJOS FUTUROS

- Los PLCs para el rango de aplicaciones de baja cuenta de canales de entrada/salida, presentan beneficios relacionados con la escalabilidad y mantenibilidad de aplicaciones que anteriormente eran del dominio de la lógica cableada. Estos tipo PLCs permiten aplicaciones no extensas pero si complejas en cuanto a los algoritmos y tipos de funciones que implementan.
- La solución de problemas en el lenguaje de diagrama ladder es altamente exigente en cuanto a la experiencia en este tipo de sistemas por parte de los ingenieros de desarrollo. El tiempo para entrega, la facilidad de adicionar restricciones y de escalar un diseño son restrictivas en diagrama ladder.
- Las señales de mando son una buena alternativa en cuanto a ser una perspectiva diferente con la cual se puede afrontar el diseño de sistemas mediante bloques funcionales que son directamente implementables en el lenguaje FBD del estándar IEC61131-3.
- Mediante señales de mando se puede describir progresivamente las restricciones que debe cumplir un sistema. La ventaja del diseño con base en esta técnica consiste en poder interpretar las salidas como un conjunto de nuevas señales de mando hacia otros sistemas subsecuentes. Desde esta perspectiva, el proceso de diseño de un sistema mayor consiste en seguir la evolución lógica de las señales a través de todo un conjunto de subsistemas hasta obtener la funcionalidad deseada.
- Los bloques funcionales son fácilmente reemplazables por una implementación en lenguaje LD de la norma IEC61131-3, gracias a la traducción directa de cada bloque en su equivalente.
- Estas técnicas permiten también un acercamiento hacia el diseño secuencial típico de los sistemas digitales y de las máquinas de estados en general. Lo anterior es una motivación para desarrollar metodologías apropiadas con base en la concepción de señales de mando para este tipo de sistemas.

#### 4. BIBLIOGRAFÍA

- [1] Karl-Heinz John. Tiegelkamp, Michael. *IEC 61131-3: Programming industrial automation systems. Concepts and programming languages, Requirements for programming systems, aids to decision-making tools.* Springer-Verlag. ISBN: 3-540.67752-6, 1995.
- [2] Gamiz, Caro Juan. *Introducción a los autómatas programables: autómatas programables.* Primera Edición. España. Editorial UOC. ISBN 74-8429-027-1, 2003.
- [3] Holguín, Mauricio. Orozco, Álvaro. Guarnizo, Cristian. *Automatismos industriales.* Impreso en talleres de la Universidad Tecnológica de Pereira. ISBN: 978-958-8272-99-3, 2008.
- [4] Click Koyo, Automation Direct. Disponible en: [http://www.aboutplcs.com/click/About\\_CLICK/Features\\_and\\_Benefits/madebykoyo.html](http://www.aboutplcs.com/click/About_CLICK/Features_and_Benefits/madebykoyo.html)
- [5] Relé Zelio Logic. Telemecanique. Disponible en: <http://www.electricidadlynch.com.ar/novedadesreletemecaniquers.htm>
- [6] 1761 MicroLogix 1000. Programmable controllers Allen-Bradley. Disponible en: <http://www.ab.com/programmablecontrol/plc/micrologix1000/>
- [7] Kuphaldt, Tony R. *Lesson in electric circuit: Ladder logic.* Vol. IV. Noviembre, 2007.
- [8] Perloff, Marjorie. *Wittgenstein's ladder: The making of the tractatus Russell, Wittgenstein, and the logic of war.* Chicago. The University Of Chicago. ISBN 0-226-66058-3, 1996.
- [9] Delhay, C. *La concepción lógica de automatismos industriales: Relés electromecánicos – Relés electrónicos.* Única Edición. España. Marcombo S.A. ISBN 26.676-1968, 1971.
- [10] Hackworth, John R. Hackworth, Frederick Jr. *Programmable logic controllers: Programming methods and applications.* Pearson Education. ISBN: 9780130607188, 2003.
- [11] Bryan, L. A. Bryan, E. A. *Programmable controllers.* Second Edition. Industrial Text and Video Company. ISBN 0-944107-32-X, 1997.
- [12] Nelson, Víctor P. *Análisis y diseño de circuitos lógicos digitales: Circuitos de conmutación. Edición Ilustrada.* Texas. Pearson Prentice Hall. Universidad De Arburn. ISBN 968-880-706-0, 1996.
- [13] Wakerly, John F. *Diseño digital principios y prácticas: Principios y diseño de lógica secuencial.* Tercera Edición. México. Pearson Educación. Stanford University. ISBN 970-17-0404-5, 2001