

# TEORÍA DE CONTROL P-Q PARA UN COMPENSADOR ACTIVO DE ARMÓNICOS IMPLEMENTADA EN UNA FPGA

## P-Q CONTROL THEORY FOR A Shunt Active Power Line Conditioner ON A FPGA

Recibido: febrero de 2012  
Arbitrado: abril de 2012

Alexánder Jiménez T.\*, John Cortés R.\*\*, Carlos Camargo B.\*\*\*

### Resumen

El objetivo del presente trabajo es realizar la descripción del proceso de diseño llevado a cabo en la implementación de la estrategia de control de potencia activa y reactiva instantánea para la generación de las corrientes compensatorias en filtros activos de potencia, utilizando como plataforma de hardware un dispositivo lógico programable (FPGA). Los resultados son validados mediante simulaciones por computador y a través de la implementación física del dispositivo, utilizando para ello dos tipos de carga altamente no lineal. En los casos analizados se obtiene un alto desempeño del compensador diseñado.

### Palabras clave

Filtro activo de potencia, teoría de potencia instantánea, teoría P-Q, transformada de Clarke, FPGA.

### Abstract

In this paper it will be described the design process of the instantaneous power control strategy to generate compensatory currents in active power filters, using a field programmable gate array (FPGA). The results are contrasted by using computer simulations and practical measures taken from an implemented filter with two

different kinds of nonlinear charge. In the studied cases a high performance of the control strategy is obtained.

### Keywords

Active power filter, instantaneous power theory, P-Q theory, Clarke transform, FPGA.

\* Ingeniero Electricista y Máster en Ingeniería, Automatización Industrial, Universidad Nacional de Colombia, Bogotá - Colombia. Doctor en Ingeniería, Universidad de los Andes, Bogotá - Colombia, Ph.D. in Electrical Engineering candidate, École Polytechnique de Montréal, Montreal - Canadá. Profesor Asociado, director del Grupo de Investigación en Sistemas no Lineales ORCA, Universidad Distrital Francisco José de Caldas, Facultad Tecnológica, Ingeniería en Control, Bogotá - Colombia. E-mail: jimeneztriana@yahoo.com

\*\* Ingeniero Electricista, Máster en Ingeniería, Automatización Industrial y Máster en Matemáticas, Universidad Nacional de Colombia, Bogotá - Colombia. Doctor en Ciencias, Ingeniería Eléctrica, CINVESTAV, México, D.F. - México. Profesor Asociado, Universidad Nacional de Colombia, sede Bogotá, Facultad de Ingeniería, Departamento de Ingeniería Eléctrica y Electrónica, Bogotá - Colombia. E-mail: jacortesr@unal.edu.co

\*\*\* Ingeniero Electricista, Universidad Nacional de Colombia, Bogotá - Colombia, Máster en Ingeniería Eléctrica Universidad de los Andes, Bogotá - Colombia. Doctor en Ingeniería Universidad Nacional de Colombia, Bogotá - Colombia. Profesor Asociado, Universidad Nacional de Colombia, sede Bogotá, Facultad de Ingeniería, Departamento de Ingeniería Eléctrica y Electrónica, Bogotá - Colombia. E-mail: cicamargoba@unal.edu.co

## Introducción

Debido al incremento en la utilización de cargas no lineales a nivel industrial, comercial y residencial, con un aumento notorio en la utilización de convertidores de potencia como una de las cargas más destacadas, el deterioro en la calidad de la energía eléctrica es inminente [1].

Uno de los principales efectos de las cargas no lineales, es la presencia de armónicos en la red. Estos armónicos en general son indeseables, ya que producen grandes pérdidas de potencia en el sistema de alimentación, interfiere con el funcionamiento de los dispositivos de protección, disminuyen la vida útil de los equipos, interfieren con los sistemas de comunicaciones y algunas veces producen un mal funcionamiento en equipos electrónicos que trabajan con componentes a muy bajos niveles de energía.

Para minimizar los efectos de los armónicos, se pueden adoptar varias soluciones, entre ellas: variar la respuesta en frecuencia del sistema mediante la adaptación de elementos reactivos, reducir los efectos de las corrientes armónicas generadas por la carga mediante la adaptación de la instalación, o introducir filtros activos que permitan la inyección de las corrientes armónicas a la carga eliminando cualquier efecto sobre la instalación [2, 3].

La anterior surge como motivación para el presente trabajo, en el cual se pretende explicar cómo es posible utilizar dispositivos lógicos programables (Field programable gate array, o FPGA) para implementar algoritmos de control de filtros activos de potencia eficientes y con un alto desempeño.

En la primera parte del trabajo se realiza una breve descripción de la forma

en que se generan las corrientes compensatorias utilizando la teoría de potencia activa y reactiva instantánea, en la segunda parte se muestra cómo se implementa el algoritmo en la FPGA, posteriormente se observa la validación de los resultados de la implementación mediante simulaciones por computador, y en la parte final se muestran los resultados experimentales utilizando dos cargas altamente no lineales, para demostrar la eficiencia y versatilidad de la implementación.

## I. Filtro activo de potencia implementado

Un filtro activo de potencia puede definirse como una fuente controlada de corriente o de voltaje. La fuente de corriente se logra a través de un inversor fuente de corriente (CSI o Current Source inverter), mientras que la fuente de voltaje se implementa mediante un inversor fuente de voltaje (VSI o Voltaje Source Inverter). El objetivo de estas fuentes controladas es la inyección de los armónicos de corriente en la red. En la figura 1 se aprecia el principio de funcionamiento de un filtro activo de potencia.

En la topología adoptada para la implementación del filtro, este se conecta en paralelo con la carga, y genera las corrientes armónicas que se reinyectan a la línea en contrafase con la corriente de carga para eliminar el contenido armónico visto por la fuente.

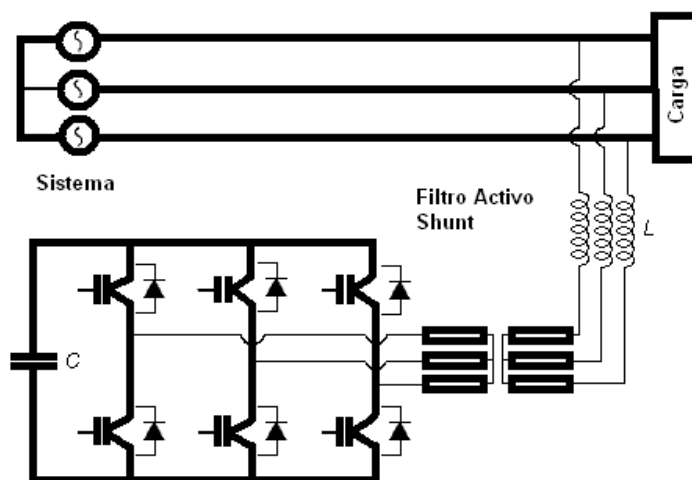


Figura 1. Filtro activo de potencia en paralelo.

## II. Descripción de la teoría de potencia activa y reactiva instantánea

En 1983, Akagi [4, 5] y otros coautores introdujeron una teoría de potencia instantánea donde las corrientes y los voltajes de un sistema trifásico de tres hilos se expresaban vectorialmente mediante el uso de la transformada de Clarke [6]. Esta teoría es llamada «teoría P-Q». Haciendo uso de la transformada de Clarke [6], es posible calcular las corrientes y voltajes de estado estacionario en el marco de referencia  $\alpha\beta 0$  así:

$$(1) \quad \begin{bmatrix} v_\alpha \\ v_\beta \\ v_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \\ i_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix}$$

Donde  $V_\alpha, V_\beta, V_0$  e  $i_\alpha, i_\beta, i_0$  son los voltajes y corrientes de fase respectivamente, y  $V_a, V_b, V_0$  e  $i_a, i_b, i_0$  son los voltajes y corrientes en el sistema de coordenadas  $\alpha\beta 0$ . Al utilizar las anteriores variables transformadas, Akagi [4] definió las siguientes potencias:

$$(2) \quad \begin{bmatrix} p \\ q \\ p_0 \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta & 0 \\ -v_\beta & v_\alpha & 0 \\ 0 & 0 & v_0 \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \\ i_0 \end{bmatrix}$$

La potencia  $p$  se conoce como potencia real instantánea, y la potencia  $p_0$  como la potencia instantánea de secuencia cero. La suma de estas dos potencias da origen a la potencia activa instantánea trifásica, es decir:

$$(3) \quad p_{3\varphi} = p + p_0$$

La unidad de medida de  $p, p_0$  y  $p_{3\varphi}$  es el vatio [W]. La potencia  $q$  es llamada potencia imaginaria instan-

tánea, y no tiene significado físico ya que surge del producto de tensiones y corrientes de diferentes fases del sistema transformado:

$$(4) \quad q = v_\alpha i_\beta - v_\beta i_\alpha$$

Su unidad de medida es el voltamperio reactivo [Var].

Al invertir la matriz (2), se pueden determinar las corrientes de referencia que deben circular por la fuente, obteniendo

$$(5) \quad \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix}$$

Las corrientes calculadas en (5), equivalen a las corrientes activas instantáneas obtenidas mediante la teoría P-Q en el dominio  $\alpha\beta$ . La teoría P-Q es uno de los diferentes métodos que pueden ser utilizados en el control de filtros activos. Esta técnica presenta algunas características interesantes, tales como:

- Puede ser aplicada a sistemas trifásicos balanceados o no balanceados, con ondas de corriente y voltaje con o sin armónicos (distorsionadas).
- Está basada en la medición de valores instantáneos, permitiendo muy buena respuesta dinámica.
- Su implementación es relativamente simple, muy fácil de realizar con los procesadores de señales digitales actuales disponibles en el mercado

En la figura 2, se observa la representación de la arquitectura del diseño digital utilizada para calcular las corrientes compensatorias en cada una de las fases del sistema trifásico.

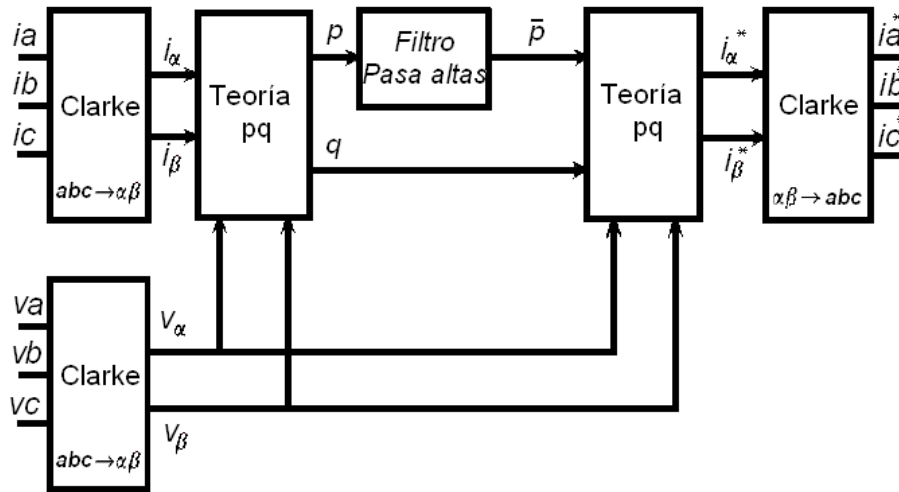


Figura 2. Arquitectura del diseño digital para calcular las corrientes compensatorias usando la teoría P-Q.

A continuación se hace un resumen del proceso. Después de realizar la medición de las tensiones de fase y las corrientes de línea, se procede a transformarlos utilizando la ecuación (1), para obtener las corrientes y voltajes en la referencia estacionaria  $ab0$ . Posteriormente se calculan los valores de  $p$ ,  $q$  y  $p_0$  ando la ecuación (2). Después las señales equivalentes a  $p$  y  $q$  son pasadas por un filtro pasa-altos para eliminar el contenido DC. Una vez obtenida la parte oscilatoria de estas dos potencias, se transforman las corrientes nuevamente a la referencia  $ab$  mediante la ecuación (5), para finalmente invertir la ecuación 1 y obtenerlas en un marco de referencia  $abc$ . Estas corrientes son reinyectadas al sistema de potencia en contrafase para eliminar la distorsión en las formas de onda de corriente.

### III. Implementación de la teoría P-Q en una FPGA

#### 3.1 Descripción de la arquitectura

El diseño digital se implementó utilizando la arquitectura descrita en la figura

2. Consta principalmente de cinco bloques funcionales, el primero de los cuales calcula las corrientes y voltajes en el marco de referencia  $\alpha\beta$  utilizando la transformada de Clarke. Este bloque entrega a la salida las corrientes o voltajes  $i_\alpha$ ,  $i_\beta$ ,  $v_\alpha$ ,  $v_\beta$ , de acuerdo con el conjunto de ecuaciones dado en (1). El segundo bloque funcional calcula las potencias  $p$  y  $q$ , tomando como entradas las corrientes  $i_\alpha$ ,  $i_\beta$  y los voltajes  $v_\alpha$ ,  $v_\beta$ . El tercer bloque implementa un filtro pasa-altos IIR (Infinite Impulse Response) Butterworth de primer orden. El cuarto bloque calcula las corrientes  $i_\alpha^*$  e  $i_\beta^*$  haciendo uso de la ecuación (5), y el último bloque calcula las corrientes compensatorias  $i_a^*$ ,  $i_b^*$  e  $i_c^*$  invirtiendo la matriz dada en la ecuación (1).

#### 3.2 Descripción de los bloques funcionales

El primer paso en el diseño es la especificación del tipo de dato con el que se desea trabajar. Las opciones obvias son datos en punto fijo y en punto flotante. Se optó por trabajar datos en punto fijo ya que la circuitería lógica del hardware de punto fijo es mucho menos complicada que aquella que usa aritmética de punto flotante. Si se utilizaran datos en punto flotante, se necesitaría un disipador de calor más grande y una batería más potente, lo que incrementaría el tamaño del diseño. Adicionalmente, los cálculos realizados en punto fijo requieren menos memoria y exigen menos tiempo de procesamiento que aquellos realizados en punto flotante, y el costo de la

implementación en hardware de punto fijo es menor que el de punto flotante.

Por lo anterior, los diferentes bloques funcionales definidos anteriormente se implementaron utilizando librerías de punto fijo y fueron simulados utilizando

el Simulink de Matlab® [7]. De esta forma se estimaron las longitudes de las palabras y sus escalamientos. Las ecuaciones del algoritmo fueron reescritas de acuerdo a estas medidas y se transcribieron a

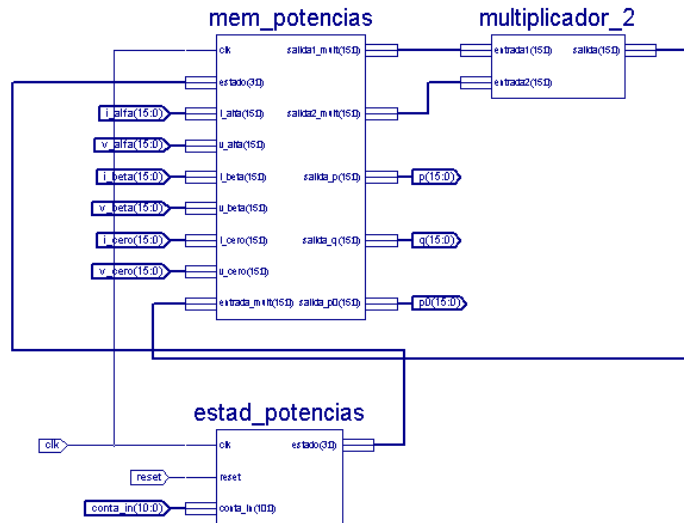


Figura 3. Cálculo de las potencias real, imaginaria y de secuencia cero.

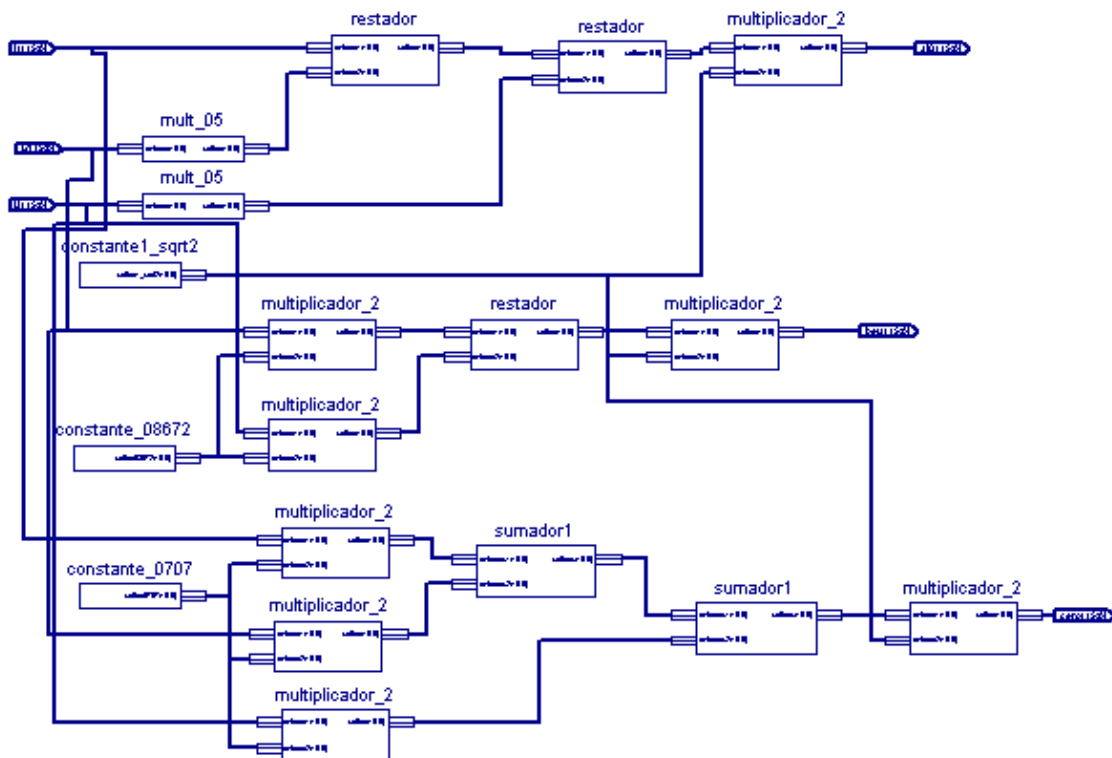


Figura 4. Transformada de Clarke

VHDL. En la tabla 1 se puede observar la cuantización utilizada de acuerdo al tipo de dato. Con esta cuantización, los coeficientes de la ecuación (1) deben ser transformados (ver tabla 2). La frecuencia de muestreo elegida fue de 20000 Kbps por limitaciones en los dispositivos de potencia. Con esta frecuencia el armónico de mayor orden que puede ser compensado se encuentra alrededor de 10000 Hz.

**Tabla 1. Cuantización empleada en el diseño**

Datos	Formato
Entradas	$V_{8,4}$ con signo
Coefficientes	$V_{16,8}$ con signo
Multiplicandos	$V_{16,8}$ con signo
Productos	$V_{16,8}$ con signo
Sumas	$V_{16,8}$ con signo
Salidas	$V_{16,8}$ con signo

**Tabla 2. Valores cuantizados utilizados**

Coefficiente	Valor cuantizado
$\sqrt{2/3}$	0,81640
$1/2$	0.5
$\sqrt{3}/2$	0.86718
$1/\sqrt{2}$	0,70703

El cálculo de las potencias real, imaginaria y de secuencia cero es realizado en un bloque funcional en el cual se implementa la ecuación (2). Debido a que no existen ganancias (productos de una constante por una entrada), esta ecuación no se modifica. La diferencia obvia con la ecuación (1) es que los multiplicandos, así como los productos, son limitados a un formato  $V_{16,8}$ .

El siguiente bloque entrega la señal de potencia filtrada, para lo cual se diseñó un filtro pasa-altas IIR (Infinite Impulse Response) Butterworth de primer orden. Su diseño se realizó utilizando la herramienta *FDA tool* de la librería de procesamiento

digital de señales de Matlab® [8]. La frecuencia de corte se fijó en 8 Hz y la frecuencia de muestreo  $F_s$  en 20000 Ksps, resultando la siguiente función de transferencia:

$$(6) \quad \frac{y(z)}{x(z)} = \frac{0.998744 - 0.998744z^{-1}}{1 - 0.997489z^{-1}}$$

Las respuestas en magnitud y en fase del filtro se observan en las figuras 5 y 6 respectivamente.

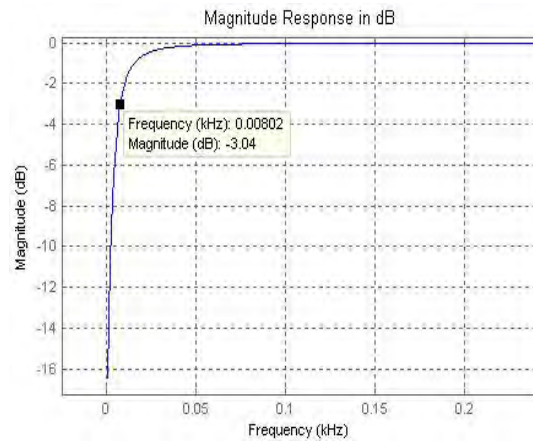


Figura 5. Respuesta en magnitud del filtro pasa altas.

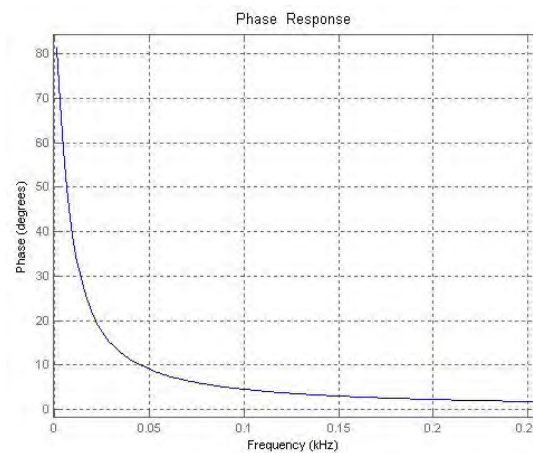


Figura 6. Respuesta de fase del filtro pasa altas.

Se aplicó la transformada Z inversa y se obtuvo la siguiente ecuación en diferencias:

$$(7) \quad y(n) = 0.9987x(n) - 0.9987x(n-1) + 0.9974y(n-1)$$

Finalmente cuantizando en formato  $V_{16,8}$ , se obtuvo la ecuación implementada en la FPGA:

$$(8) \quad y(n) = 0,9960x(n) - 0,9960x(n-1) + 0,9960y(n-1)$$

El cálculo de las corrientes de referencia en el dominio  $\alpha\beta$  es realizado mediante la expresión (5). Finalmente, para transformar las corrientes de referencia del dominio  $\alpha\beta$  al dominio abc, se utiliza la siguiente ecuación:

$$(8) \quad \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & 1 & 0 \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix}$$

La cual al ser cuantizada queda convertida en:

$$(9) \quad \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = 0,8164 \begin{bmatrix} 0,7070 & 1 & 0 \\ 0,7070 & -0,5 & 0,867 \\ 0,7070 & -0,5 & -0,867 \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix}$$

Cabe destacar que algunos de los bloques funcionales implementados en VHDL fueron completamente combinatoriales, y otros, donde la velocidad de procesamiento no era un inconveniente, pero si el área empleada, fueron diseñados para operar de forma secuencial. Las figuras 3 y 4 muestran el diagrama esquemático que implementa la transformada de Clark, la cual fue realizada completamente utilizando bloques combinatoriales, y el utilizado para calcular las potencias real, imaginaria y de secuencia cero, el cual es implementado secuencialmente. Para el cálculo de las potencias se deben realizar varias multiplicaciones por lo cual se optó por realizar una máquina de estados para controlar el flujo de señales internas, con un solo multiplicador y una memoria que almacena las potencias calculadas.

Para la descripción en VHDL de la arquitectura del algoritmo de control sintetizada, se utilizó el Ambiente de Software Integrado (ISE) versión 6.2i de Xilinx, y el dispositivo empleado fue una FPGA de la familia Spartan II XC2S200.

## IV. Validación del diseño mediante simulaciones

En la etapa de simulación, el algoritmo fue validado usando dos tipos de cargas altamente no lineales: un rectificador trifásico y un convertor trifásico con tiristores.

En el prediseño las simulaciones fueron obtenidas usando Matlab. Las corrientes compensatorias obtenidas resultan en las curvas de las figuras 7 y 8.

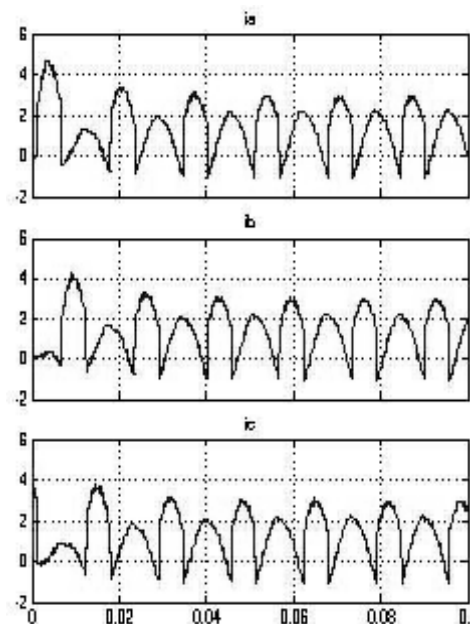


Figura 7. Corrientes compensatorias para un rectificador trifásico con carga resistiva.

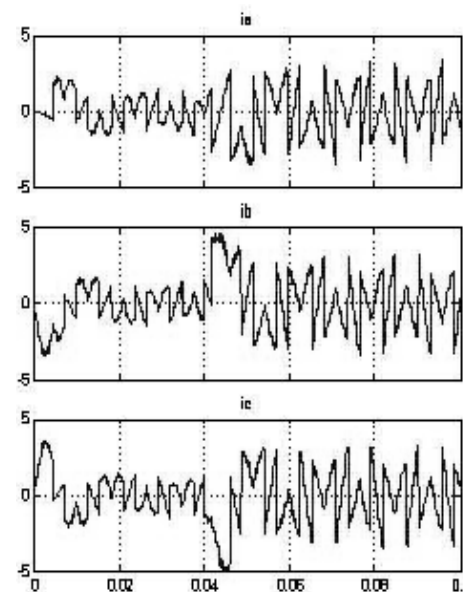


Figura 8. Corrientes de referencia trifásicas para un convertor trifásico con tiristores.

Los resultados de la simulación de la implementación digital pueden observarse en las figuras 9 y 10, donde se aprecia la similitud en las ondas de corriente obtenidas.

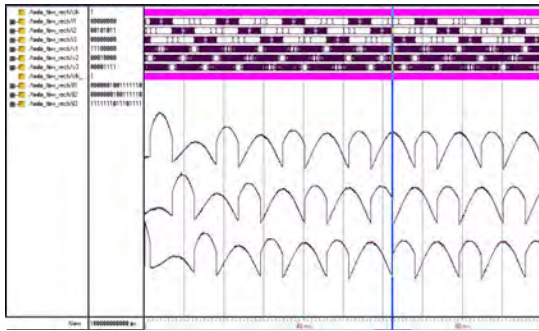


Figura 9. Corrientes compensatorias para un rectificador trifásico con carga resistiva.

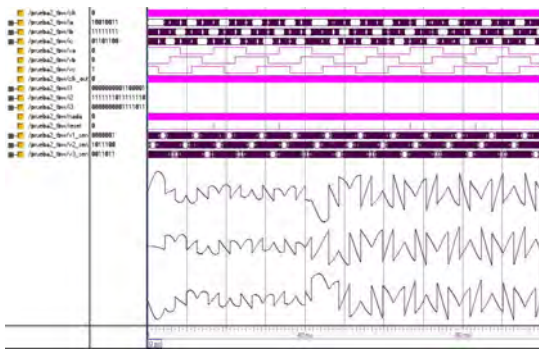


Figura 10. Corrientes compensatorias para un convertor trifásico con tiristores.

## V. Resultados experimentales

En las figuras 11-14, se observan las corrientes compensatorias medidas con el osciloscopio una vez sintetizada e implementada la estrategia en la FPGA. Se puede observar la similitud de los resultados experimentales respecto a las simulaciones realizadas durante la etapa de diseño. Como era de esperarse, el sistema es capaz de compensar corrientes con un alto contenido armónico, generando retardos pequeños en la respuesta que no afectan el funcionamiento del compensador desde el punto de vista de su estabilidad.

En las figuras 13 y 14 se observan las corrientes de carga junto con las corrientes compensatorias, para las cargas anteriormente descritas. En los dos casos presen-

tados puede observarse cómo el algoritmo genera correctamente las corrientes compensatorias.

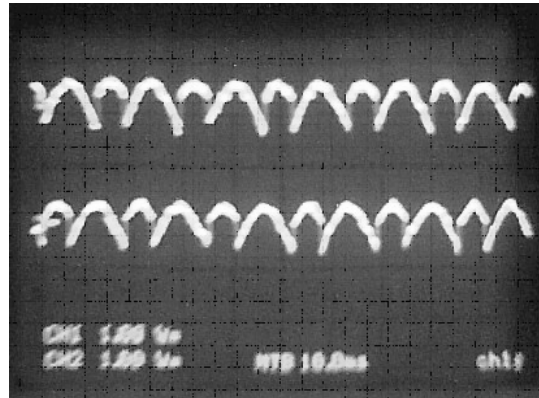


Figura 11. Corrientes compensatorias para un rectificador trifásico con carga resistiva (fases a y b).

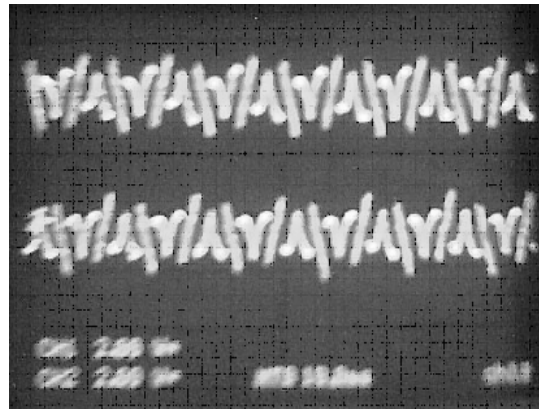


Figura 12. Corrientes compensatorias para un convertor trifásico con tiristores (fases a y b).

## Conclusiones

El algoritmo de compensación descrito se sintetizó y se implementó exitosamente en una FPGA. El diseño realizado en aritmética de punto fijo es válido para implementarse en cualquier procesador digital, con un conocimiento previo de su arquitectura.

Se confirmó la robustez y adaptabilidad de la estrategia de generación de corrientes compensatorias ante la variación de la carga. La rapidez de respuesta ante los cambios transitorios es notoria frente a otras estrategias de generación de corrientes compensatorias para filtros activos. Además de lo anterior la velocidad de respuesta es óptima, y aún más al ser implementada en una FPGA.



Es importante seguir las reglas de diseño para la implementación digital. Con frecuencia es fácil olvidar que no se trabaja con software sino con hardware, donde es útil la utilización de bloques tales como máquinas de estado y registros.

Fue necesaria la utilización de componentes secuenciales para lograr minimizar la utilización de recursos, sin embargo, esto no afectó significativamente la velocidad de respuesta de la FPGA ni el desempeño del algoritmo. Entre la introducción de cada palabra y la respuesta final del sistema transcurren aproximadamente  $7\mu\text{S}$ , casi una décima parte del periodo de muestreo ( $50\mu\text{S}$ ).

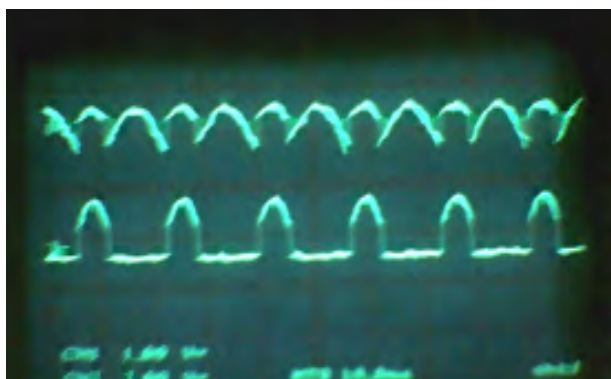


Figura 13. Corrientes de carga y corrientes compensatorias generadas utilizando el algoritmo descrito, utilizando como carga un rectificador trifásico.



Figura 14. Corrientes de carga y corrientes compensatorias generadas utilizando el algoritmo descrito, cuando la carga es un convertidor que emplea tiristores.

## Referencias bibliográficas

- [1] G. Mehta, S. P. Singh, and R.D. Patidar. «Non-linear load compensation in Fuel Cell grid interfaced system using active power filter», 2011 IEEE Ninth International Conference on Power Electronics and Drive Systems (PEDS), pp. 197-202, 2011.
- [2] M. A. Kabir, and , U. Mahub «Synchronous Detection and Digital Control of Shunt Active Power Filter in Power Quality Improvement», 2011 IEEE Power and Energy Conference at Illinois (PECI), pp. 1-5.
- [3] Y. Tang, P. C. Loh, P. Wang, F. H. Choo, F. Gao, and F. Blaabjerg, «Generalized Design of High Performance Shunt Active Power Filter With Output LCL Filter», IEEE Transactions on Industrial Electronics, vol. 59, N.º 3, pp. 1443-1452, 2012.
- [4] H. Akagi, Y. Kanazawa and A. Nabae, «Generalized Theory of the Instantaneous Reactive Power in Three-Phase Circuits», Proceedings of the IPEC'83 – Int. Power Electronics Conf. Tokyo, pp. 1375-1386.
- [5] H. Akagi, Y. Kanazawa, and A. Nabae, «Instantaneous Reactive Power Compensators Comprising Switching Devices Without Energy Storage Components», IEEE Transactions on Industry Applications, vol. IA-20, N.º 3, 1984.
- [6] E. Clarke, «Circuit Analysis of A-C Power Systems», vol I, Symmetrical and Related Components, John Wiley and Sons, Inc., 1943, pp. 308,
- [7] Fixed-Point Blockset User's Guide, 1995-2002, The MathWorks, Inc.
- [8] Filter Design Toolbox User's Guide, 2000-2002, The MathWorks, Inc.