

# AMPLIFICADOR A BAJO RUIDO LNA A 1.9 GHZ

(LNA A 1.9 GHZ low noise amplifier)

Jorge Julián Moreno Rubio, Libardo Enrique Hernández Rangel

Escuela de Ingeniería Electrónica, UPTC-Sogamoso, Grupo de Investigación GINTEL,  
jjmorenorubio@yahoo.com, kikeher7777@yahoo.es

(Recibido abril 20 de 2006 y aceptado octubre 15 de 2006)

## Resumen:

Este artículo muestra el diseño, la simulación, y el layout de un amplificador a bajo ruido (LNA), diseñado con una banda aproximada de 25 a 80 MHz. Se muestran los resultados del diseño de las redes de acople, su figura de ruido, su ganancia disponible y transducida según su modelo no lineal (TOM), la red de conexión DC, los inductores de choque y los capacitores de desacople junto con las líneas de transmisión de alta impedancia característica.

**Palabras clave:** amplificador RF, bajo ruido, figura de ruido.

## Abstract:

This paper shows the design, the simulation, and the layout from a low noise amplifier (LNA), designed with an approximate band from 25 to 80 MHz. The design results of the matching networks are shown, its noise figure, its available and transduced gain according to its non linear model (TOM), the DC network, crash inductors and matching capacitors with the large impedance transmission lines.

**Key words:** RF amplifier, low noise, figure of noise.

## 1. INTRODUCCIÓN

Un amplificador RF a bajo ruido es un dispositivo que además de amplificar una señal de alta frecuencia, no introduce demasiado ruido, manteniendo así una relación señal a ruido a la salida muy semejante a la de entrada, lo cual lo convierte en una etapa de entrada indispensable en la recepción de señales de muy baja potencia.

El diseño de este tipo de amplificadores consiste en implementar una red de acople de entrada que genere un coeficiente de reflexión de fuente muy cercano al coeficiente de reflexión óptimo, para obtener a una frecuencia determinada, la menor figura de ruido posible, manteniendo lo suficientemente alta la ganancia. Este parámetro es entregado por el fabricante del transistor utilizado, en este caso un FET NE0348. En este diseño se presupuestó una figura de ruido menor a 1 db en la banda de paso..

## 2. PROCEDIMIENTO DE DISEÑO

Después de medir los parámetros S del transistor, con una polarización  $V_{DS} = 3V$  e  $I_{DS} = 20mA$ , se prueba la estabilidad del transistor calculando los parámetros dados por las ecuaciones 1 y 2.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (1)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (2)$$

Se obtuvo así que el transistor es potencialmente inestable, por lo cual hay que asegurar que la red de acople de salida genere un coeficiente de reflexión dentro de la región de estabilidad para evitar oscilaciones inadecuadas.

Usando la carta de Smith se diseñó la red de acople de entrada acoplado la fuente al coeficiente de reflexión óptimo para el ruido.

Para la línea del stub una longitud eléctrica de 32 grados y una impedancia característica de 50 ohm, la cual se convierte lo cual se hace con dos de 100 ohm en paralelo para simetrizar y para la línea serie una longitud eléctrica de 47 grados e impedancia característica de 50 ohm. Luego se calculó el coeficiente de reflexión de salida utilizando la ecuación 3.

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 + S_{11}} \quad (3)$$

Luego se observó la ubicación de  $\Gamma_{out}^*$  en la carta de Smith, notando de esta manera que cae en la región de estabilidad (Círculos de Estabilidad), por lo cual se diseñó la red de entrada para este coeficiente, con la idea de obtener la mayor ganancia posible para esta figura de ruido (0.6 dB), es decir haciendo igual la ganancia transducida a la ganancia disponible.

Ya sobre el esquemático del circuito se adicionaron las líneas de transmisión de alta impedancia característica para la conexión a las fuentes DC.

### 3. ESQUEMÁTICO

El esquemático resultante es mostrado en la Figura 1. En este se nota la asignación de líneas para la alimentación DC, como las vías utilizadas para llevar a algunas de ellas a tierra.

Para calcular la figura de ruido, en caso de ubicar el coeficiente de reflexión de fuente desviado del óptimo se puede utilizar la ecuación 4.

$$F = F_{min} + \frac{r_n}{g_s} \left| y_s - y_{opt} \right|^2 \quad (4)$$

Donde  $F_{min}$  es la figura de ruido al coeficiente de reflexión óptimo,  $r_n$  es la resistencia de ruido equivalente normalizada,  $g_s$  es la conductancia de fuente normalizada,  $y_s$  es la admitancia de fuente normalizada y  $y_{opt}$  es la admitancia equivalente al coeficiente de reflexión óptimo.

Los anchos y longitudes físicas de las líneas se encontraron usando la herramienta Txline del simulador (MWOoffice), las cuales luego se optimizaron para ajustar la respuesta del circuito.

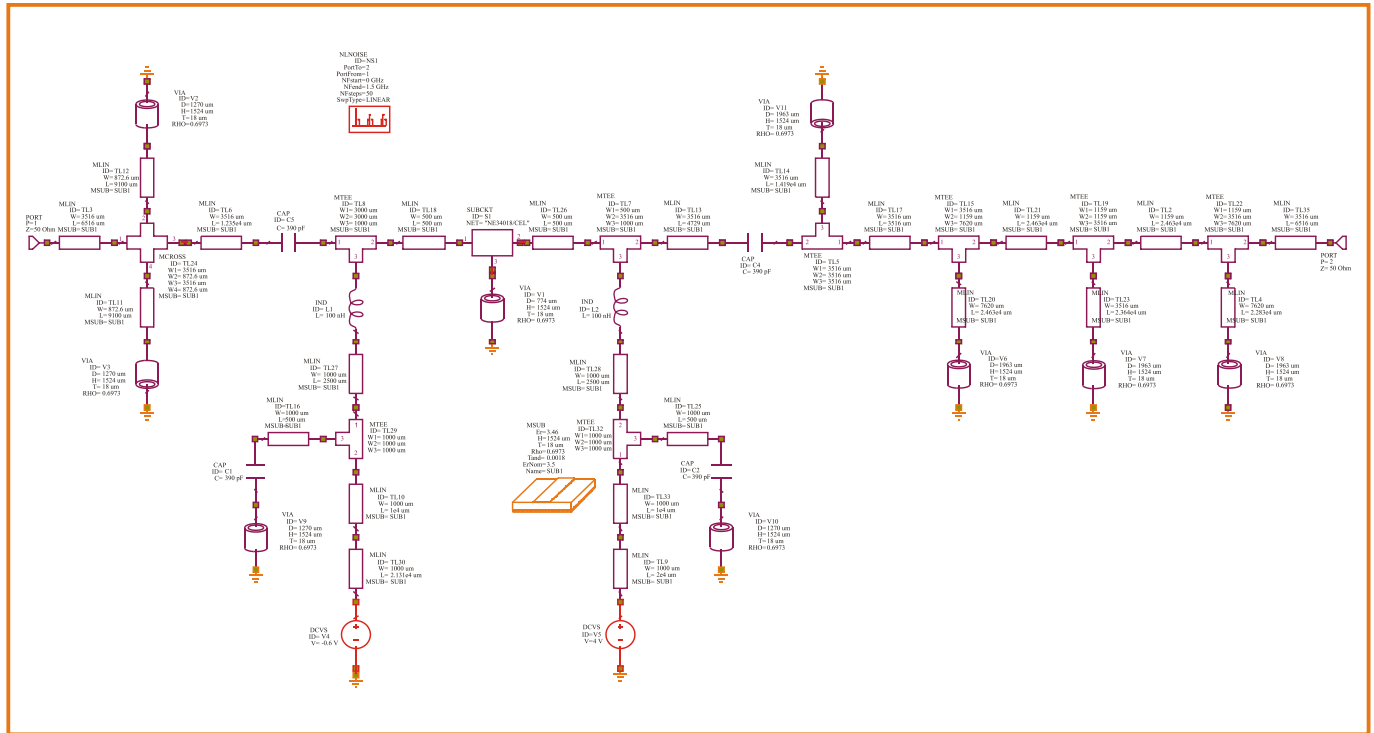


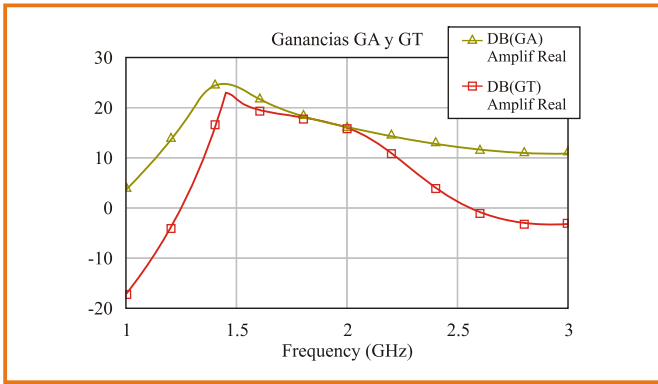
Figura 1. Esquemático del LNA.

### 4. GANANCIA TRANSDUCIDA

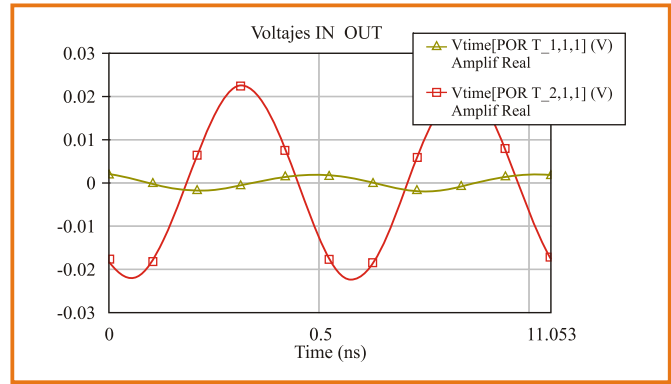
La respuesta de ganancia en frecuencia se muestra en la Figura 2. Se ve que cerca de la frecuencia central de diseño la ganancia transducida se iguala a la ganancia disponible, gracias al acople a la conjugada en la salida. Parte de la limitación en banda es debido al filtro de salida agregado al circuito, el cual fue diseñado Chebyshev tipo I con rizado de 0.6 dB.

### 5. FIGURA DE RUIDO

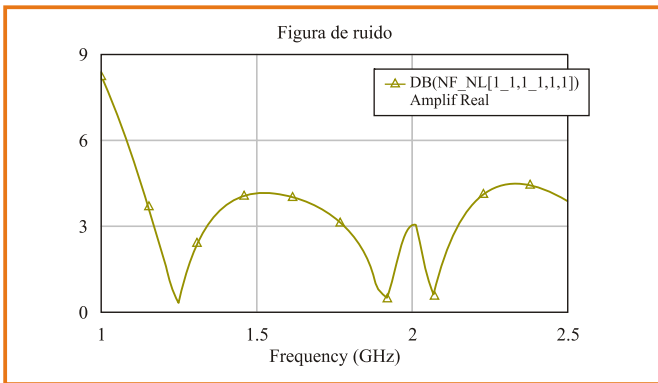
La respuesta en frecuencia de la figura de ruido se muestra en la Figura 3. Se puede notar que en cercanías a 1.9 GHz la figura de ruido esta entre 0.1 y 0.8 dB aproximadamente, como se presupuestó antes del diseño. Esto se debe al acople de entrada al coeficiente de reflexión óptimo.



**Figura 2.** Respuesta de ganancia en frecuencia.



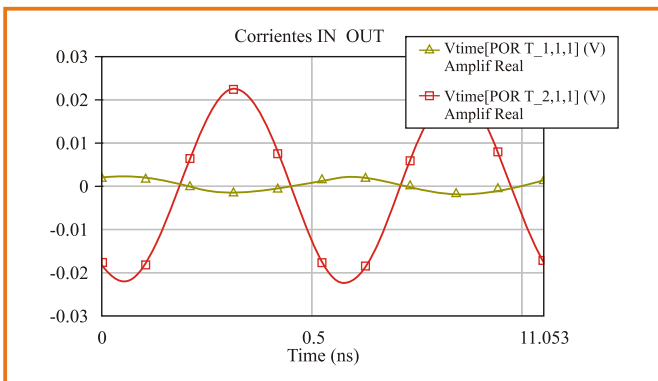
**Figura 5.** Voltajes de entrada y salida. Entrada en verde, salida en rojo.



**Figura 3.** Figura de ruido con respecto a la frecuencia.

## 6. ONDAS DE CORRIENTE Y DE VOLTAJE

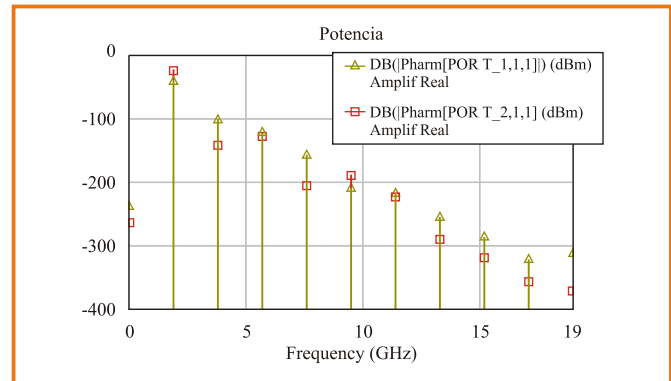
Las ondas de corriente y de voltaje en los puertos de entrada y salida se muestran en las Figuras 4 y 5. Podemos notar que el voltaje y la corriente en el puerto de salida están en fase que en la entrada, lo que significa mayor potencia. En la aplicación este amplificador tendrá señales de muy baja potencia a la entrada (recepción).



**Figura 4.** Corrientes de entrada y salida. Entrada en verde, salida en rojo.

## 7. ESPECTRO DE POTENCIA

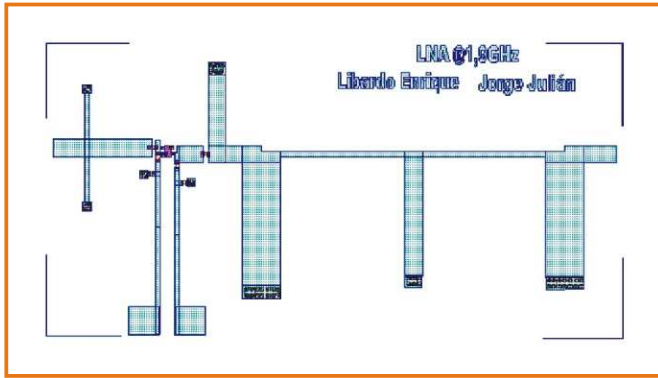
En la Figura 6 se aprecia el espectro de potencia, donde se nota claramente la ganancia del amplificador. Los otros armónicos no son siquiera comparables con los de la frecuencia central, mostrándose la linealidad en el punto de polarización del transistor Ne34018.



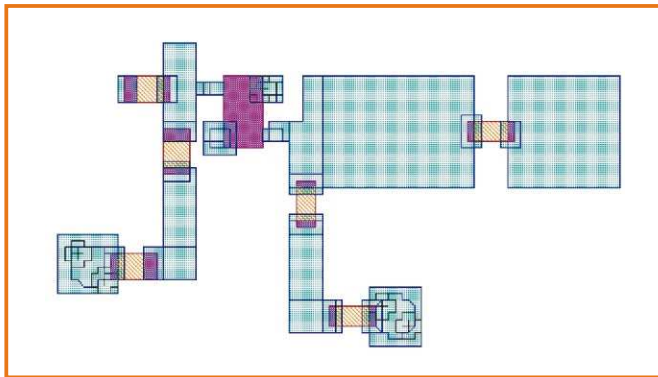
**Figura 6.** Espectro de potencia. En azul entrada y en rojo salida.

## 8. LAYOUT

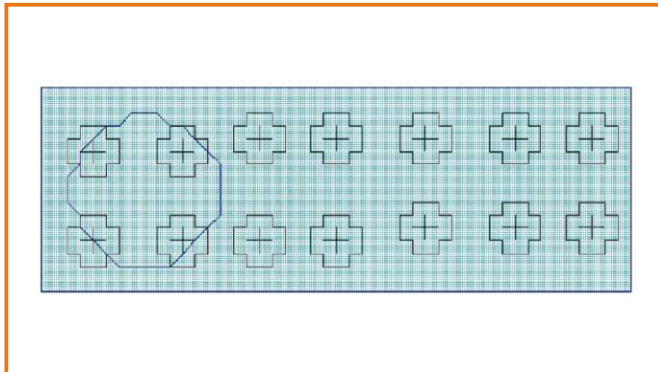
Después de conocer la respuesta del circuito se generó utilizando MWOoffice el layout del circuito, utilizando los empaquetados adecuados. Para las inductancias y capacitancias el empaquetado 0603 y para el transistor el empaquetado SOT 323. Las vías a tierra se realizaron haciendo varios huecos sobre la tarjeta según el ancho de las líneas aterrizadas. El circuito completo se muestra en la Figura 7. En la Figura 8 se muestra una ampliación de la parte de transistor y en la Figura 9 una de las vías.



**Figura 7.** Layout completo del circuito amplificador.



**Figura 8.** Ampliación sección transistor.



**Figura 9.** Ejemplo de vía utilizada.

## 9. CONCLUSIONES

La disponibilidad actual de transistores a bajo ruido, permite realizar implementaciones interesantes de circuitos en una alta gama de frecuencias importantes en el comercio de las telecomunicaciones. Los esfuerzos mas grandes en esta clase de diseño se realizan en la parte de la optimización de las líneas y en la generación de los impresos sobre layout. Es importante recalcar que este trabajo significa un camino hacia la generación de propuestas de fabricación de circuitos de RF en Colombia. Por ultimo se nota la cercanía de las simulaciones a lo presupuestado, esperando así un buen resultado en la implementación.

## 10. REFERENCIAS

- González G., (1997) Microwave Transistor Amplifiers (Book style), 2nd ed. Ed. New Jersey: Prentice Hall.
- Pozar J. D., (1998) Microwave Engineering (Book style), 2nd ed, Ed. New York: John Wiley.
- Vendelin G.D. (1997); Pavio A.M.; Rohde U.L. Microwave circuit design using linear and nonlinear techniques Microelectronics Reliability, Volume 37, Number 6, June, pp. 973-974(2). Elsevier Science.
- Shaeffer DK, TH Lee (1997). A 1.5 V, 1.5 GHz CMOS low noise amplifier - IEEE Journal of Solid-State Circuits, - Henkes DD, (1998). LNA Design Uses Series Feedback to Achieve Simultaneous Low Input VSWR and Low Noise - APPLIED MICROWAVE AND WIRELESS, Goo JS, HT Ahn, DJ Ladwig, Z Yu, TH Lee, RW Dutton (2002). A Noise Optimization Technique for Integrated Low-Noise Amplifiers - IEEE Journal of Solid-State Circuits, - AMSD Center, CDS Inc, (1999) CA San Jose Effects of substrate resistances on LNA performance and a bondpad structure for reducing the effects. - Solid-State Circuits, IEEE Journal of.