

Análisis de Pérdidas de Potencia en un Inversor Trifásico 3L-NPC. Comparación con diferentes Técnicas de Modulación PWM.

J.S. Artal-Sevil, J.M. Lujano-Rojas.

Dpto. Ingeniería Eléctrica.

Escuela de Ingeniería y Arquitectura EINA.

Universidad de Zaragoza. Campus Río Ebro.

María de Luna, 3. Zaragoza, Spain.

email: jsartal@unizar.es; lujano.juan@gmail.com

C. Bernal-Ruiz, I. Sanz Gorrachategui.

Dpto. Ingeniería Electrónica y Comunicaciones.

Escuela de Ingeniería y Arquitectura EINA.

Universidad de Zaragoza. Campus Río Ebro.

María de Luna, 3. Zaragoza, Spain.

email: cbernal@unizar.es; isgorra@unizar.es

Abstract— Este trabajo presenta el funcionamiento básico de un convertidor trifásico NPC (Neutral-Point Clamped Converter) de tres niveles, junto con las diferentes técnicas de modulación y control más utilizadas en la literatura académica. El objetivo ha sido desarrollar una comparación entre las pérdidas de conducción y conmutación en los dispositivos semiconductores en función de la técnica de modulación empleada (SPWM, SVM, THIPWM o DPWM). El propósito es analizar de forma gráfica y visual los parámetros de mayor influencia sobre las pérdidas de potencia, así como determinar el conjunto de técnicas que minimizan estas pérdidas sobre los dispositivos. Este documento discute los principales campos de aplicación y presenta algunos problemas tecnológicos asociados. El calentamiento sobre los semiconductores en función de su tecnología de fabricación (Si, SiC) también ha sido presentado. El análisis ha sido desarrollado mediante la herramienta de simulación gratuita Loss Simulation Software de Fuji-Electric. La aplicación utiliza las características específicas de los dispositivos con objeto de mejorar la precisión en el cálculo de las pérdidas. La finalidad es que los estudiantes puedan asimilar más rápidamente los conceptos presentados en el aula. Las pérdidas de potencia asociadas a los semiconductores que constituyen la topología 3L-NPC han sido comparadas. De este modo es más fácil determinar y observar la influencia de diferentes parámetros como la frecuencia de conmutación, índice de modulación, corriente de salida, factor de potencia, resistencia de puerta, etc. sobre la estructura propuesta. Al mismo tiempo los estudiantes aprenden a utilizar la aplicación IGBT Losses Simulation software.

Keywords—3-level NPC inverter 3L-NPC, power losses calculation, conduction losses, switching losses, PWM modulation techniques, thermal module, symmetric multilevel inverter, efficiency.

I. INTRODUCCIÓN

Los convertidores multinivel son ampliamente utilizados en aplicaciones de alta potencia como accionamiento de motores, filtros activos, convertidores DC/AC y otras muchas aplicaciones. En estos últimos años, diferentes topologías de convertidores de potencia se están implantando en sistemas de generación fotovoltaica, eólica o mini-hidráulica. También se han incorporado en distintos módulos FACTS (Flexible AC

Transmission System) destinados a la utilización eficiente de la energía eléctrica. Así Gandoman et al. [1] presentan una revisión de tecnologías FACTS y aplicaciones destinadas a la mejora de la calidad de potencia en smartgrids. Estos sistemas tienen un rol importante en la integración de las fuentes de energías renovables (RES) a la red eléctrica. Así como en la reducción de armónicos ocasionados por cargas no lineales.

La mejora en la estabilidad transitoria y el control de los flujos de potencia en las pequeñas redes de distribución (microgrids) o en sistemas aislados (con o sin almacenamiento de energía), son aplicaciones de gran interés. En estos sistemas los convertidores electrónicos de potencia resultan esenciales. De este modo Zeng et al. [2] analizan diferentes topologías y estrategias de control para la mejora de la calidad de potencia con inversores conectados a la red. Asimismo son presentados varios diagramas y algoritmos utilizados para el control de la potencia y corriente inyectada a la red. Los autores desarrollan un análisis detallado junto con la comparación y discusión de las estructuras mostradas.

Recientemente estos dispositivos han captado la atención como componentes importantes en la generación renovable y distribuida (DG), siendo parte relevante en la integración de los sistemas de energías renovables, ver fig. 1. Por todo ello, esta serie de conceptos y conocimientos han sido incluidos dentro del desarrollo curricular del Master de Energías Renovables y Eficiencia Energética (EERR).

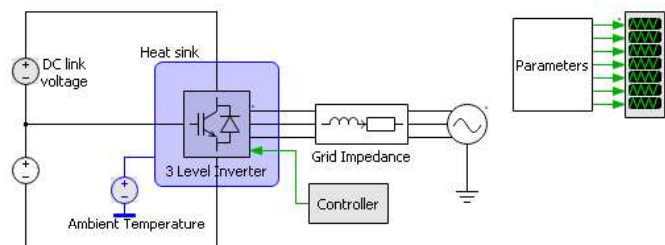


Fig. 1. Diagrama esquemático de un inversor trifásico de 3 niveles (3L-NPC) con IGBTs. Aplicación del software interactivo SEMIS ABB semiconductor.

Los inversores multinivel VSI (Voltage Source Inverter) son muy populares y en función de su topología se pueden clasificar en varias categorías: Neutral-Point Clamped (NPC), Flying Capacitor (FC), Cascaded H-Bridge (CHB) y Modular Multilevel Converter (MMC). En el caso particular de la topología 3L-NPC trifásica la literatura ha propuesto una serie de estrategias de modulación, cada una de las cuales se centra en la optimización de aspectos específicos como la reducción del contenido armónico, disminución de las pérdidas en los dispositivos semiconductores, incremento del rendimiento del convertidor, etc. [3]. Entre las características más relevantes de estos inversores pueden destacarse: la disminución de la distorsión armónica total (THD) en la corriente de salida, la capacidad para operar con cualquier factor de potencia, buena estabilidad, alta eficiencia y el tamaño del convertidor.

La topología NPC (Neutral-Point Clamped converter) de 3 niveles es cada vez más utilizada, pues permite trabajar con potencias elevadas ofreciendo una calidad de onda mejorada [4]. Así en los últimos años se han desarrollado varios estudios relacionados con las pérdidas en convertidores para diferentes tipos de aplicaciones. De este modo Clotea et al. [5] analizan la eficiencia de un pequeño sistema de almacenamiento de energía eólica mediante bombeo. En el estudio se calculan las pérdidas de conducción y conmutación de los semiconductores sobre un convertidor VSI de 2 niveles con la técnica de modulación SVM (space-vector modulation). La estimación teórica es contrastada con la información obtenida en la simulación. Por su parte Lee et al. [6] comparan las pérdidas de potencia de las topologías de un inversor 3L-NPC y 3L-TI. Las pérdidas de potencia fueron calculadas teóricamente y posteriormente comparadas con los resultados obtenidos por medio de la simulación. En este caso el análisis fue efectuado mediante el módulo térmico PSIM. Así determinan que las pérdidas de conducción dependen del índice de modulación (MI) y del factor de potencia (PF) mientras que las pérdidas de conmutación son función de la frecuencia de operación (f_{sw}). Los parámetros utilizados fueron extraídos de los datasheets proporcionados por los diferentes fabricantes de dispositivos semiconductores.

Del mismo modo Babaie et al. [7] y Seung-Wook et al. [8] analizan las pérdidas de potencia en los semiconductores que constituyen la topología 3L-NPC. La estrategia de modulación aplicada fue SPWM y SVM, respectivamente. Los cálculos teóricos estimados fueron contrastados con los resultados obtenidos en la simulación. Se aprecian la misma tendencia en los datos presentados. Las herramientas de simulación usadas por los autores fueron PLECs y PSIM. Mientras que Filsecker et al. [9] efectúan un estudio semejante incorporando en esta ocasión dispositivos de SiC. Comparando los resultados con respecto a los casos anteriores, se aprecia una reducción de las pérdidas en los semiconductores al utilizar esta tecnología. Asimismo Zambra et al. [10] y Soon-Wong et al. [11] analizan la distribución de las pérdidas asociadas a los semiconductores con diferentes técnicas de modulación. En ambos casos han sido utilizados modelos matemáticos para conocer las pérdidas asociadas a los dispositivos. El análisis del circuito térmico y

el factor de distorsión armónica (THD) también fueron parámetros considerados por los autores. El propósito ha sido determinar la eficacia en las topologías multinivel mostradas.

Por otra parte Shin et al. [12] presentan una comparación de las pérdidas de potencia en los dispositivos semiconductores para diferentes técnicas de modulación (SPWM y DPWM). Las estructuras analizadas fueron los inversores tipo 3L-NPC y 3L-T. Los cálculos analíticos fueron contrastados con los resultados obtenidos con el software de simulación PSIM. Como conclusión indican que el modelo 3L-T posee menores pérdidas. Mientras Mirizadeh et al. [13] estudian las pérdidas de conducción y conmutación asociadas a diferentes técnicas de modulación PWM aplicadas sobre un inversor multinivel CHB.

De igual forma, Farhadi et al. [14] analizan la eficacia de las técnicas de modulación SPWM, THIPWM y SVM sobre un inversor NPC. Las pérdidas en los dispositivos son evaluadas mediante el software Matlab/Simulink. El análisis térmico es realizado con el propósito de conocer que elemento posee mayor temperatura en la unión $T_j < T_{j|_{max}}$ y determinar así la fiabilidad de la estructura. Mientras tanto Teichmann et al. [15] evalúan las pérdidas asociadas al convertidor de 2 niveles convencional con respecto al 3L-NPC. El análisis fue llevado a cabo con dispositivos de diferentes fabricantes. Los valores del filtro (L, C) también fueron parámetros a reconsiderar.

En comparación con las estrategias de modulación de anchura de pulso PWM tradicionales, la reducción de las pérdidas de conmutación se logra frecuentemente mediante la adopción de esquemas de modulación discontinua (DPWM). Con esta técnica no sólo se reducen las pérdidas de conmutación sino que se obtienen mejores características armónicas con un índice de modulación alto en comparación con la modulación PWM continua (SPWM, SVM, etc.). El propósito del documento es establecer de manera sencilla una metodología para comparar las pérdidas en los dispositivos semiconductores. El análisis ha sido desarrollado mediante la herramienta de simulación gratuita Loss Simulation Software de Fuji-Electric.

Este documento está organizado de la siguiente manera. La sección 2 indica el cálculo de las pérdidas, la estimación de la temperatura, las estrategias de modulación y la topología. El epígrafe 3 compara las pérdidas en los semiconductores en función de su tecnología. Mientras que la sección 4 compara las pérdidas en función del tipo de técnica de modulación. Finalmente el ítem 5 muestra las conclusiones, indicando las ventajas e inconvenientes de la estrategia implementada.

II. CÁLCULO DE LAS PÉRDIDAS

Hoy en día es posible utilizar diferentes herramientas de simulación online gratuitas, proporcionadas por los fabricantes, que permiten estimar las pérdidas de potencia asociadas a los dispositivos semiconductores. En estas aplicaciones es posible seleccionar la topología del convertidor así como los distintos dispositivos a utilizar. Algunos ejemplos de recursos online de

simulación (freeware) de uso generalizado son: “Semis” de ABB Semiconductors, “SemiSel Simulation” de Semikron [16], “Melcosim” de Mitsubishi Electric o “IGBT Simulator” de Fuji Electric [17]. En este caso se ha seleccionado esta última aplicación por su sencillez y facilidad de manejo.

Las pérdidas de potencia se dividen en dos categorías principalmente: pérdidas de conmutación y de conducción. En la literatura se ha demostrado que las pérdidas de conmutación representan la parte más importante al comparar diferentes técnicas de modulación pues son función de la frecuencia de operación (f_{sw}) y de la resistencia de puerta (R_G), entre otros parámetros.

En este documento se presenta un análisis sobre estas pérdidas de potencia para diferentes estrategias de modulación y tecnologías de los dispositivos. La estructura analizada ha sido el convertidor trifásico 3L-NPC. El propósito es estimar y posteriormente comprobar de forma gráfica, los diferentes parámetros que influyen sobre estas pérdidas y de esta forma asimilar y asentar los conocimientos.

A. Modo de operación del 3L-NPC

En este apartado se presenta la topología y el modo de operación del inversor. Este tipo de convertidores producen n niveles de tensión en su salida y están constituidos por $(n-1)$ condensadores, $2(n-1)$ IGBTs y $(n-1)(n-2)$ diodos por cada rama. La estructura del inversor 3L-NPC trifásico analizado es mostrada en la fig. 2. Debido a la simetría existente en su diseño se han estimado las pérdidas de potencia asociadas a los dispositivos semiconductores de un solo brazo. La tabla I muestra los distintos estados y niveles de tensión de salida del inversor 3L-NPC.

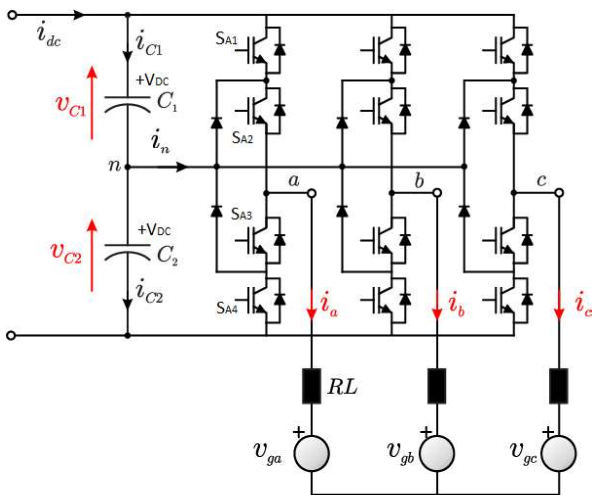


Fig. 2. Ejemplo de la topología 3L-NPC analizada.

TABLA I. DIFERENTES ESTADOS Y NIVELES DE TENSIÓN DEL 3L-NPC.

Number State	Switching state				v_o
	S_{1A}	S_{2A}	S_{3A}	S_{4A}	
1	1	1	0	0	$+V_{DC}$
2	0	1	1	0	0
3	0	0	1	1	$-V_{DC}$

Matlab/Simulink ha sido el software utilizado para simular el modo de operación del inversor. Las señales de disparo de los IGBTs son obtenidas como resultado de las intersecciones entre las señales portadoras triangulares y la señal de referencia V_R . Las figs. 3 y 4 representan los pulsos de control de los diferentes IGBTs de la estructura. En este supuesto se ha usado la estrategia de modulación SPWM.

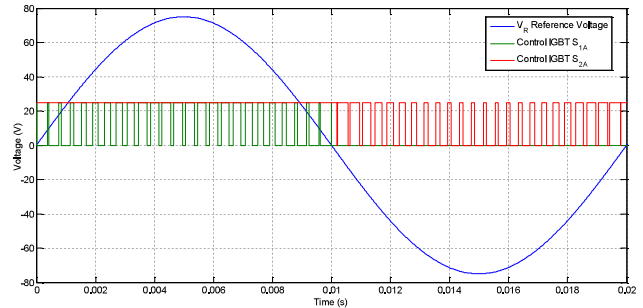


Fig. 3. Obtención de los pulsos de Control del IGBT S_{1A} y S_{2A} .

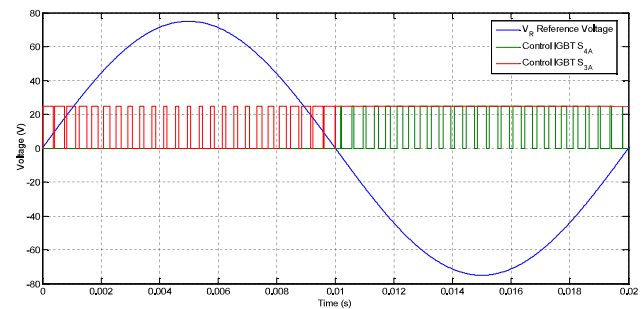


Fig. 4. Obtención de los pulsos de Control del IGBT S_{3A} y S_{4A} .

Por otra parte, la corriente de salida en las fases del inversor 3L-NPC es mostrada en la fig. 5. En este supuesto se ha considerado una frecuencia de conmutación $f_{sw} = 10\text{kHz}$ y $i_{o\text{rms}} = 7,071\text{A}$. También es posible apreciar el pequeño rizado que aparece sobre la corriente trifásica de salida. Datos del filtro de salida utilizado: $R_F = 10\Omega$; $L_F = 3,5\text{mH}$.

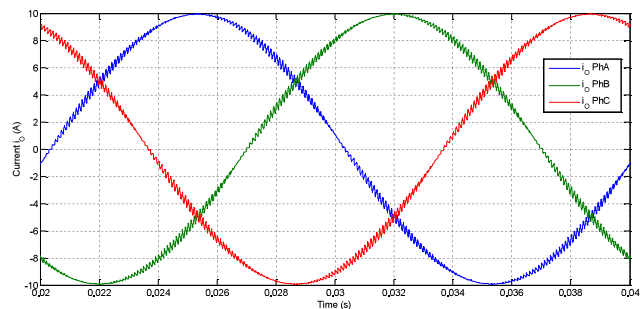


Fig. 5. Formas de onda de la corriente de salida i_o del inversor.

B. Pérdidas de Conducción

Las pérdidas en conducción en el IGBT están asociadas con la caída de tensión en el dispositivo (v_{CE}), duty cycle (D) y la corriente de colector (i_C). Como ejemplo la fig. 6 muestra la variación del parámetro $v_{CE} = f(v_{GE}; i_C)$ en el dispositivo 2MBI400VE-170. El diagrama está recogido en la hoja de

características del dispositivo. Las pérdidas de conducción del IGBT ($P_{CON,IGBT}$) se calculan mediante la ecuación (1).

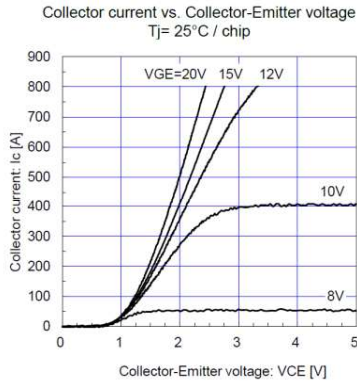


Fig. 6. Tensión v_{CE} en el IGBT en función de la tensión de control v_{GE} y la corriente i_C . Datos: $v_{GE(th)} = 6,5V$; $r_{CE} = 2,5m\Omega$; $C_{ies} = 38nF$.

$$P_{CON,IGBT} = v_{CE} i_{C(on)} D + r_{CE} i_{C(on,rms)}^2 D \quad (1)$$

A su vez las pérdidas de conducción en el diodo ($P_{CON,D}$) están relacionadas con la temperatura de la unión (T_j), la caída de tensión (v_F), duty cycle (D) y la corriente (i_D). La ecuación (2) recoge este parámetro.

$$P_{CON,D} = v_F i_F D + r_D i_{F,rms}^2 D \quad (2)$$

C. Pérdidas de Conmutación

Las pérdidas de conmutación en los dispositivos IGBTs están constituidas por las pérdidas de encendido “on” ($P_{ON|SW}$) y apagado “off” ($P_{OFF|SW}$). Estas pérdidas están relacionadas con la frecuencia de conmutación (f_{SW}), la corriente (i_C), la tensión del bus DC ($+V_{CC}$) y la resistencia de puerta (R_G). Como se muestra en la fig. 7, las pérdidas de conmutación se producen en los instantes del cruce de tensión y corriente. Las pérdidas de conmutación de los IGBTs se calculan mediante la ecuación (3) y (4), donde $E_{ON|ref}$, $E_{OFF|ref}$, $i_{C|ref}$ e $v_{CE|ref}$ son parámetros de referencia en las hojas de datos del dispositivo.

$$P_{SW|on} = E_{ON} \times f_{SW} = E_{ON|ref} \times \frac{i_C}{i_{C|ref}} \times \frac{v_{CE}}{v_{CE|ref}} \times f_{SW} \quad (3)$$

$$P_{SW|off} = E_{OFF} \times f_{SW} = E_{OFF|ref} \times \frac{i_C}{i_{C|ref}} \times \frac{v_{CE}}{v_{CE|ref}} \times f_{SW} \quad (4)$$

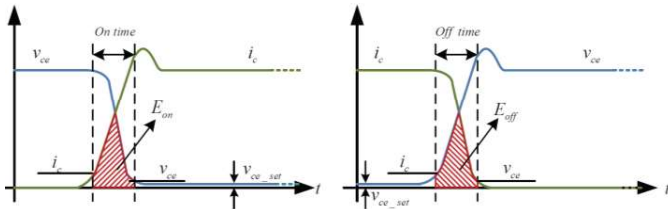


Fig. 7. Periodos de pérdidas de conmutación: Turn-on y Turn-off.

Asimismo las pérdidas de conmutación asociada al diodo (P_{SWD}) son debidas al efecto de recuperación inversa. Estas pérdidas están relacionadas con la frecuencia de conmutación

(f_{SW}), la tensión del bus ($+V_{DC}$) y la corriente (i_C). La ecuación (5) muestra como calcular las pérdidas de conmutación, donde $E_{rr|ref}$, $i_{C|ref}$ e $v_{R|ref}$ son parámetros de referencia descritos en las hojas de características del dispositivo, ver fig. 8.

$$P_{SWD|off} = E_{rr} \times f_{SW} = E_{rr|ref} \times \frac{i_C}{i_{C|ref}} \times \frac{v_R}{v_{R|ref}} \times f_{SW} \quad (5)$$

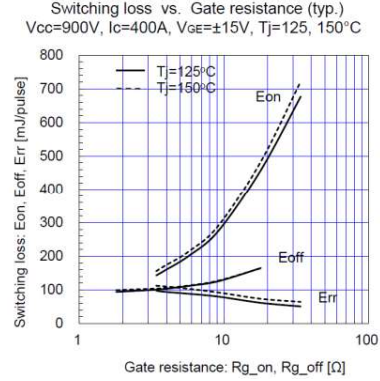


Fig. 8. Pérdidas de conmutación en los dispositivos. Parámetros de referencia $E_{ON|ref}$, $E_{OFF|ref}$ y $E_{rr|ref}$ obtenidos del diagrama proporcionado por el fabricante.

Por otro lado los tiempos de conmutación t_{on} (turn-on time) y t_{off} (turn-off time) pueden ser obtenidos mediante el diagrama del fabricante, ver ecuaciones (6) y (7).

$$t_{on} = t_{d(on)} + t_r \quad (6)$$

$$t_{off} = t_{d(off)} + t_f \quad (7)$$

donde $t_{d(on)}$, $t_{d(off)}$ son los tiempos de retraso, mientras que t_r , t_f constituyen los tiempo de subida y bajada respectivamente.

D. Estrategias de Modulación

Existen varios métodos para controlar el comportamiento de la tensión fundamental generada por un inversor trifásico sobre la carga. Algunos de los métodos implementados en la actualidad son: sinusoidal PWM (SPWM), space-vector modulation (SVM), third harmonic injection (THIPWM) o discontinuous techniques (DPWM), [18]. En este documento se han aplicado estas técnicas de modulación clásicas sobre el inversor 3L-NPC con objeto de analizar las pérdidas de conducción y conmutación en los dispositivos.

Una de las técnicas más importantes es la modulación PWM discontinua (DPWM). Existen varios tipos de algoritmos que poseen en común la inyección de una señal de secuencia cero (ZSS). En los inversores trifásicos estas señales se pueden agregar adicionalmente sobre la modulación con el propósito de mejorar el rendimiento. De este modo es posible aumentar el rango lineal del índice de modulación (MI) en el convertidor. A su vez los armónicos incorporados se cancelan en las tensiones de línea. Su principal objetivo es la reducción de las pérdidas de conmutación en los dispositivos [19].

Hoy en día la investigación sobre métodos de modulación se centra en la búsqueda de secuencias óptimas de conmutación sobre los dispositivos, operación a bajo índice de

modulación, adaptación a nuevas topologías y reducción del voltaje en modo común [20], [21].

E. Topología y Dispositivos

La topología del inversor 3L-NPC trifásico utilizada para estimar las pérdidas asociadas en cada tipo de modulación implementada puede observarse en la fig. 9. En el estudio presentado fueron seleccionados diferentes dispositivos con objeto de comprobar la influencia del tipo de tecnología de fabricación de los semiconductores con respecto a las pérdidas de potencia en dicha estructura. Los dispositivos IGBTs del fabricante Fuji Electric seleccionados son: 2MBI400VE-170-53 (Series SiC Hybrid); 2MBI400U4H-170 (Series U); 2MBI400VE-170-50 (Series V). Todos ellos soportan una tensión y corriente máxima equivalente a $v_{CE|max} = 1,7kV$; $i_{C|max} = 400A$, (ver datasheet de los componentes). De acuerdo con la información proporcionada por el fabricante, el IGBT (serie V) es un modelo fabricado en silicio de 6th generación con estructura Field-Stop (FS) y diseño "Advanced Trench". De este modo garantiza unas pérdidas inferiores al modelo IGBT (serie U).

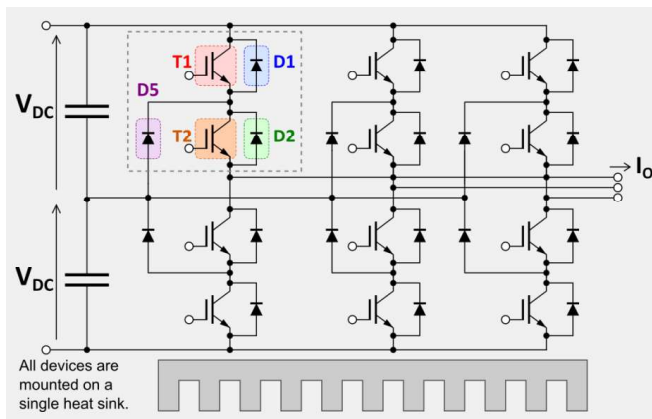


Fig. 9. Ejemplo de topología del convertidor trifásico NPC de 3 niveles proporcionado por el software IGBT Simulator.

La herramienta IGBT Loss Simulation Software permite analizar las pérdidas de potencia de los dispositivos en función de los parámetros introducidos. De esta manera es posible obtener también una comparación entre las diferentes técnicas de modulación o incluso en función de la propia tecnología de fabricación de los componentes que conforman la estructura.

Los datos incorporados en la aplicación son los siguientes: DC-link Voltage $+V_{DC} = +600V$; $i_{o|RMS} = 150A$; factor de potencia $\cos \phi = 0,85$; Modulation ratio $MI = 1$; frecuencia de conmutación $f_{sw} = 5kHz$; $f_0 = 50Hz$; $R_G = 3,4\Omega$. Temperatura ambiente y de la unión $T_A = +25^\circ C$; $T_{j|max} = +150^\circ C$. Mientras que las resistencias térmicas fueron: $R_{th(j-c)}(IGBT) = 0,033^\circ C/W$; $R_{th(j-c)}(D) = 0,070^\circ C/W$; $R_{th(c-s)} = 0,0125^\circ C/W$. Estos datos han sido extraídos del datasheet del fabricante.

F. Estimación de las pérdidas de los dispositivos

El software utilizado permite determinar las pérdidas de potencia en los dispositivos semiconductores en función de

diferentes variables de estudio. De esta forma es posible analizar de forma gráfica y visual los parámetros de mayor influencia sobre las pérdidas de potencia. También permite conocer de antemano los dispositivos que están sometidos a mayor exigencia eléctrica. Las figs. 10 y 11 representan la evolución de las pérdidas de potencia (IGBTs y diodos) en función de la frecuencia de conmutación (f_{sw}) y el índice de modulación (MI). El dispositivo utilizado se corresponde con 2MBI400VE-170-53 (Series SiC Hybrid), mientras que el método de modulación empleado es SVM.

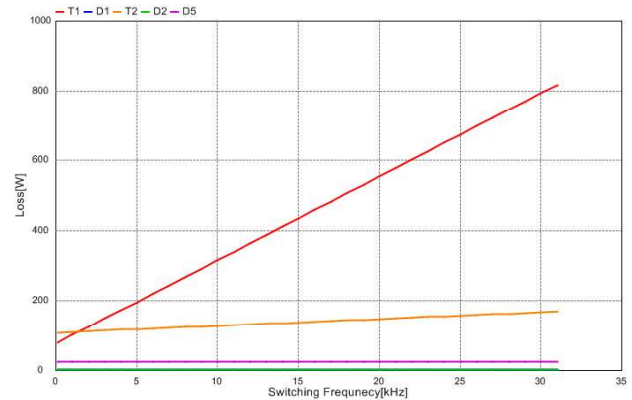


Fig. 10. Variación de las pérdidas de potencia [W] en los dispositivos (T1, D1, T2, D2, D5) versus la frecuencia de conmutación f_{sw} [kHz].

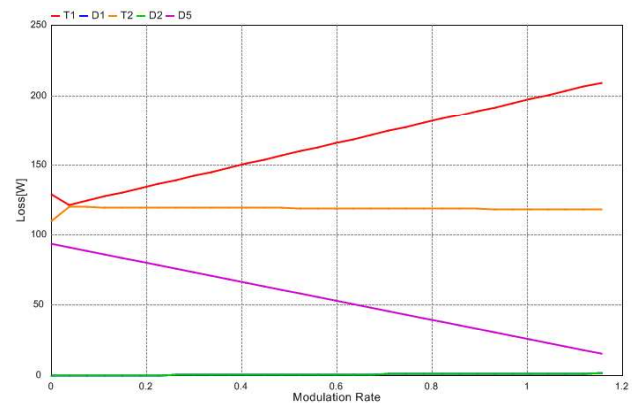


Fig. 11. Variación de las pérdidas de potencia [W] en los dispositivos (T1, D1, T2, D2, D5) versus el índice de modulación MI.

Como es obvio las pérdidas de conmutación en los IGBTs aumentan conforme incrementa la frecuencia de conmutación, ver fig. 10. Siendo el IGBT T1 el dispositivo más afectado por el aumento de este parámetro y por lo tanto está sometido a mayor sollicitación térmica. También es posible representar la evolución de las pérdidas en los componentes en función del índice de modulación MI, ver fig. 11.

G. Cálculo de la Temperatura en los dispositivos

El software de simulación utiliza el modelo térmico representado en la fig. 12 para estimar de la resistencia térmica. La temperatura en el disipador (T_f) está calculada suponiendo que la superficie del radiador tiene un contacto uniforme con el módulo de potencia. De esta forma es posible

calcular las pérdidas y la temperatura en los dispositivos en función de las variables de estudio, ver las figs. 13 y 14. La aplicación requiere los datos correspondientes a la resistencia térmica del radiador $R_{th(c-s)}$ y la temperatura ambiente $T_A = +25^\circ\text{C}$. Indicando además si se corresponde con un sistema de ventilación natural o forzada. De este modo utiliza los datos de las pérdidas de potencia en los diferentes dispositivos semiconductores para obtener la evolución de su temperatura, ver fig. 13.

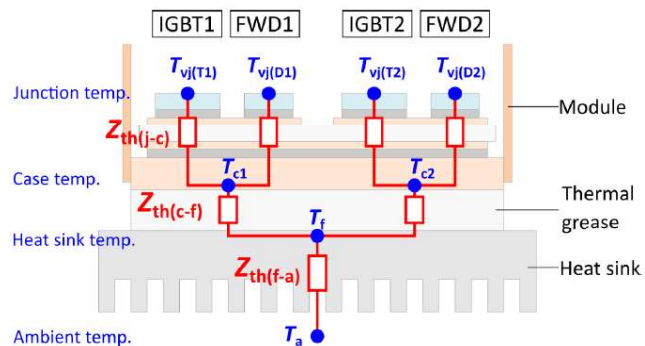


Fig. 12. Diagrama esquemático con las diferentes resistencias térmicas existentes entre la temperatura de la unión T_j y la temperatura ambiente T_a .

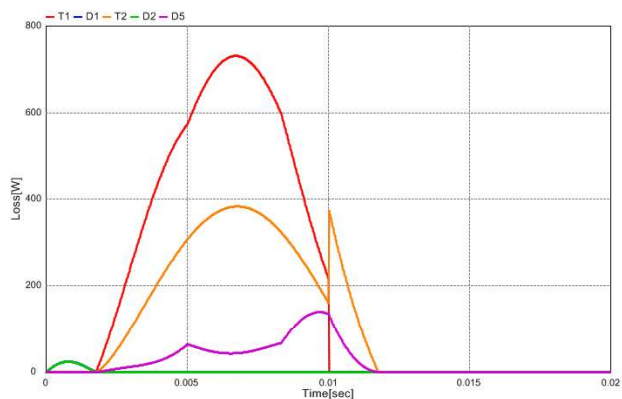


Fig. 13. Variación de las pérdidas de potencia [W] en los dispositivos (T1, D1, T2, D2, D5) versus tiempo t [s]; técnica de modulación SVM.

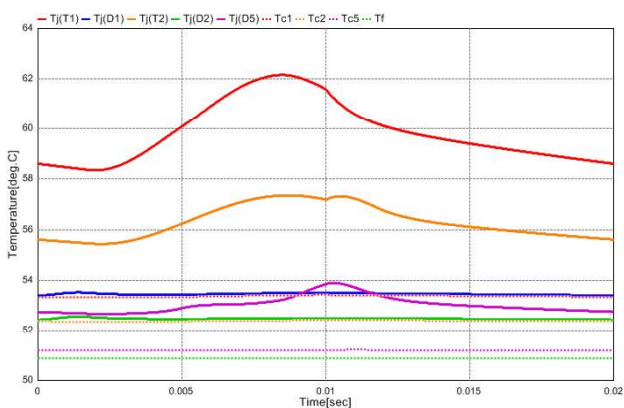


Fig. 14. Variación de la temperatura $[\text{°C}]$ en los dispositivos (T1, D1, T2, D2, D5) versus tiempo t [s]; técnica de modulación SVM.

Las pérdidas de potencia en los dispositivos de una rama, correspondientes a un ciclo de la señal de salida ($f_0 = 50\text{Hz} \rightarrow$

$T = 20\text{ms}$), son mostradas en la fig. 13. Las temperaturas de la unión en los diferentes dispositivos T_j , en los encapsulados T_c y radiador T_f también pueden ser observadas en la fig. 14. Como era de esperar el IGBT T1 es el dispositivo crítico de la estructura. Shi-Zhou et al. [22] presentan un estudio sobre un sistema de refrigeración en un inversor 3L-NPC de alta potencia. En este trabajo académico se muestra en detalle el análisis y modelado del sistema. El módulo de potencia es simulado mediante el método de elementos finitos. Los resultados presentados, de forma escalada, son comparables a los obtenidos con esta herramienta, ver fig. 14.

III. COMPARACIÓN DE TECNOLOGÍAS DE FABRICACIÓN

En este apartado se ha desarrollado una comparación entre los diferentes dispositivos seleccionados. Se ha considerado la técnica SPWM como método de modulación de referencia. Como es obvio los dispositivos fabricados en tecnología de SiC poseen mejores prestaciones y menores pérdidas que los fabricados en Si, considerando unos parámetros equivalentes. Dentro de la tecnología de fabricación en Si, la construcción de la puerta vertical (trench gate) resulta más eficaz, ver tabla I. Por otra parte, la tabla II muestra las temperaturas máximas $T_{(peak)}$ y temperaturas medias $T_{(ave)}$ alcanzadas en los diferentes dispositivos en función de su tecnología de fabricación.

TABLA I. COMPARACIÓN DE LAS PÉRDIDAS DE POTENCIA [W] EN LOS SEMICONDUCTORES EN FUNCIÓN DE LA TECNOLOGÍA DE FABRICACIÓN.

Semiconductor Device	Series SiC 2MBI400VE	Series U 2MBI400U4H	Series V 2MBI400VE
T1 Total	196,6W	206,8W	202,8W
T1 Conduction	77,4W	87,4W	72,1W
T1 Turn-on	34,2W	50,4W	71,8W
T1 Turn-off	85W	69W	58,9W
D1 Total	0,9W	9,7W	6,5W
D1 Conduction	0,9W	1W	1W
D1 Recovery		8,7W	5,5W
T2 Total	119,4W	134,9W	113,2W
T2 Conduction	109,5W	124,1W	101,7W
T2 Turn-on	2,7W	4,6W	6,3W
T2 Turn-off	7,3W	6,2W	5,3W
D2 Total	0,9W	1W	1W
D2 Conduction	0,9W	1W	1W
D2 Recovery			
D5 Total	27,1W	117,6W	86,6W
D5 Conduction	27,1W	28,6W	28,7W
D5 Recovery		89W	57,9W
Total losses branch	344,9W	470W	410,1W
Total losses system	2069,7W	2819,8W	2460,6W

TABLA II. COMPARACIÓN DE LA TEMPERATURA DE LA UNIÓN $[\text{°C}]$ EN LOS SEMICONDUCTORES EN FUNCIÓN DE LA TECNOLOGÍA DE FABRICACIÓN.

Semiconductor Device	Series SiC 2MBI400VE	Series U 2MBI400U4H	Series V 2MBI400VE
T1 $T_j(\text{peak})$	62 $^\circ\text{C}$	79,2 $^\circ\text{C}$	67,3 $^\circ\text{C}$
T1 $T_j(\text{ave})$	59,8 $^\circ\text{C}$	75,6 $^\circ\text{C}$	65,1 $^\circ\text{C}$
D1 $T_j(\text{ave})$	53,4 $^\circ\text{C}$	64 $^\circ\text{C}$	58,8 $^\circ\text{C}$
T2 $T_j(\text{peak})$	57,4 $^\circ\text{C}$	72,1 $^\circ\text{C}$	62 $^\circ\text{C}$
T2 $T_j(\text{ave})$	56,3 $^\circ\text{C}$	70,2 $^\circ\text{C}$	60,9 $^\circ\text{C}$
D2 $T_j(\text{ave})$	52,4 $^\circ\text{C}$	62,1 $^\circ\text{C}$	57,3 $^\circ\text{C}$
D5 $T_j(\text{ave})$	53,1 $^\circ\text{C}$	74,7 $^\circ\text{C}$	62,3 $^\circ\text{C}$

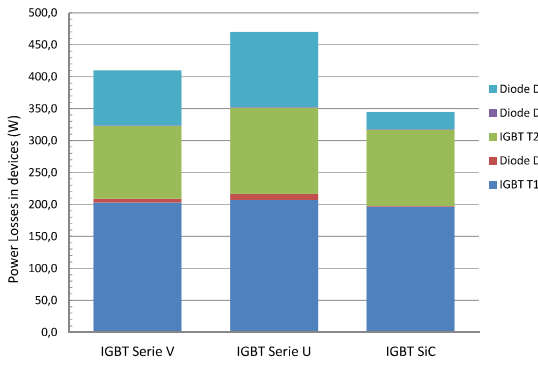


Fig. 15. Distribución de las pérdidas de potencia [W] en los diferentes dispositivos (T1, D1, T2, D2, D5) de la topología 3L-NPC.

La distribución de las pérdidas en los diferentes dispositivos de la estructura 3L-NPC para las tecnologías de fabricación analizadas, es mostrada en la fig. 15. Este diagrama recoge las pérdidas totales agrupadas por dispositivo en el caso analizado en la tabla I.

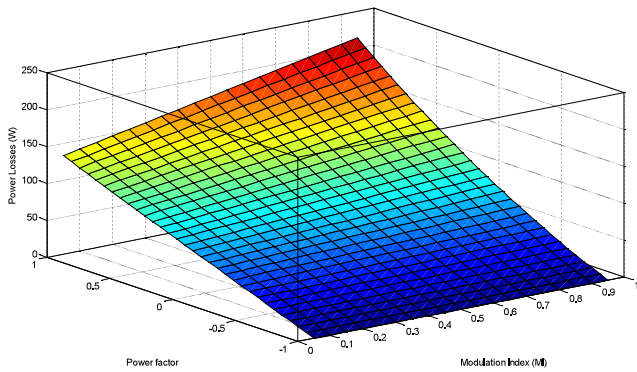


Fig. 16. Distribución de las pérdidas de potencia [W] en el IGBT T1 versus índice de modulación (MI) y factor de potencia $\cos \phi$. Modulación SPWM.

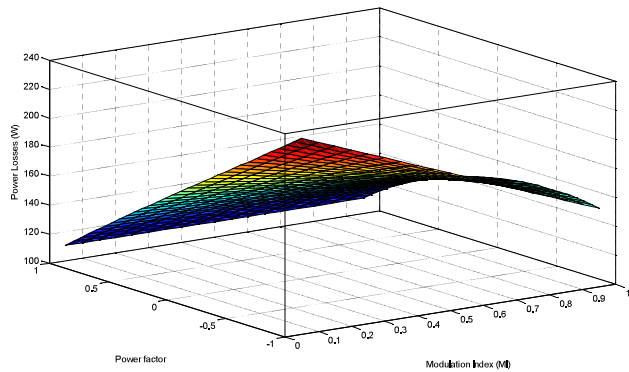


Fig. 17. Distribución de las pérdidas de potencia [W] en el IGBT T2 versus índice de modulación (MI) y factor de potencia $\cos \phi$. Modulación SPWM.

Del mismo modo es importante conocer las condiciones críticas de funcionamiento de los dispositivos que constituyen la etapa de potencia. Los diagramas mostrados en las figs. 16, 17 y 18 indican la distribución de las pérdidas de potencia, en función del índice de modulación (MI) y del factor de potencia ($\cos \phi$) en la corriente de salida, en los dispositivos T1, T2 y D5. Como se aprecia en los diagramas, el dispositivo IGBT T1 es el elemento crítico de la estructura. Por otra parte la fig. 19

representa la distribución de las pérdidas de potencia en el IGBT T1 en función de la frecuencia de conmutación (f_{sw}) y del índice de modulación (MI).

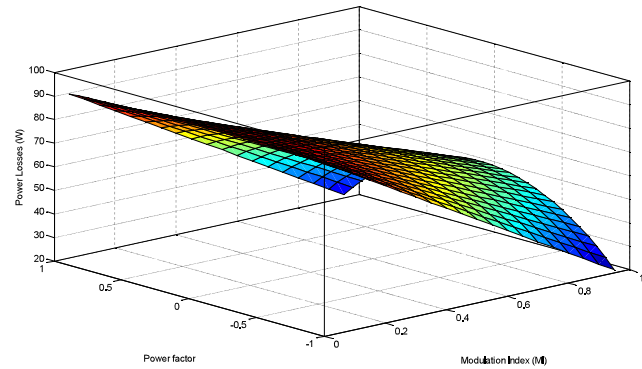


Fig. 18. Distribución de las pérdidas de potencia [W] en el diodo D5 versus índice de modulación (MI) y factor de potencia $\cos \phi$. Modulación SPWM.

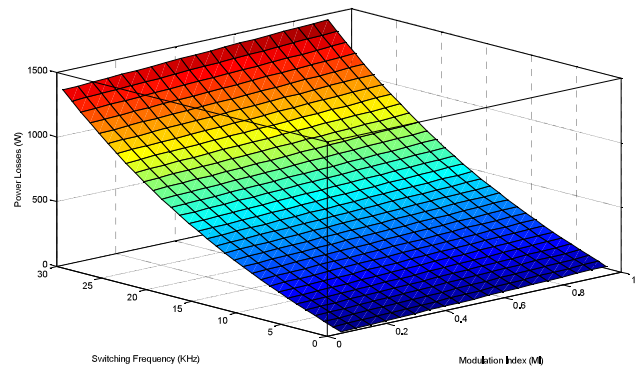


Fig. 19. Distribución de las pérdidas de potencia [W] en el IGBT T1 versus índice de modulación (MI) y Frecuencia de conmutación (f_{sw}). Estrategia de Modulación SPWM.

IV. COMPARACIÓN DE LAS TÉCNICAS DE MODULACIÓN

En este apartado se desarrolla una comparación entre las diferentes técnicas de modulación clásicas (SPWM, SVM, THIPWM y DPWM). El objetivo es determinar cuál de ellas resulta más ventajosa en términos de disminuir las pérdidas de potencia. El dispositivo seleccionado es el IGBT modelo 2MB1400VE-170-50 (Series V).

Como se aprecia en la tabla III, el método de modulación discontinuo DPWM1 proporciona unas menores pérdidas de potencia en el IGBT T1. Esto es debido a que el número de veces que este dispositivo conmuta por periodo, es mucho menor que con otros métodos de modulación PWM. El criterio de optimización de esta técnica de modulación son las pérdidas de conmutación asociadas a los dispositivos. A diferencia de los algoritmos continuos, las técnicas DPWM generan conmutaciones sólo en 2/3 del ciclo de la señal moduladora. Mientras que las pérdidas de potencia relacionadas con las técnicas de modulación clásicas (SPWM, SVM, THIPWM) resultan de una magnitud similar.

La fig. 20 muestra la evolución de las pérdidas de potencia en los distintos dispositivos semiconductores de una rama del

convertidor 3L-NPC, aplicando la técnica de modulación discontinua DPWM1 y considerando un ciclo de la señal de salida ($f_0 = 50\text{Hz} \rightarrow T = 20\text{ms}$).

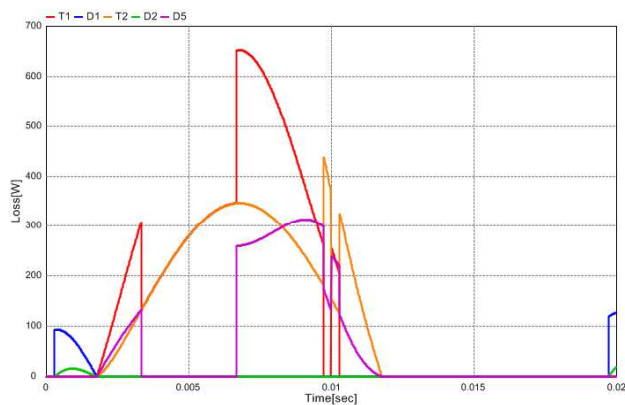


Fig. 20. Variación de las pérdidas de potencia [W] en los dispositivos (T1, D1, T2, D2, D5) versus tiempo t [s], modulación DPWM1.

TABLA III. COMPARACIÓN DE LAS PÉRDIDAS DE POTENCIA [W] EN LOS SEMICONDUCTORES EN FUNCIÓN DEL MÉTODO DE MODULACIÓN.

Modulation strategy	SPWM	SVM	THIPWM	DPWM1
T1 Total	202,7W	203,3W	198,9W	137,2W
T1 Conduction	72,1W	72,7W	72,5W	70,9W
T1 Turn-on	71,8W	71,8W	71,7W	37,5W
T1 Turn-off	58,9W	58,7W	54,7W	28,7W
D1 Total	6,5W	7W	6,9W	6,2W
D1 Conduction	1W	1,5W	1,5W	0,9W
D1 Recovery	5,5	5,5W	5,5W	5,3W
T2 Total	113,6W	113,1W	112,3W	112,2W
T2 Conduction	101,7W	101,2W	101,2W	100,9W
T2 Turn-on	6,4W	6,4W	6,3W	6,4W
Tr Turn-off	5,4W	5,4W	4,9W	5W
D2 Total	1W	1,5W	1,5W	0,9W
D2 Conduction	1W	1,5W	1,5W	0,9W
D2 Recovery				
D5 Total	92,4W	91,3W	85,4W	58,7W
D5 Conduction	28,7W	27,7W	27,8W	28,9W
D5 Recovery	63,7W	63,6W	57,8W	29,8W
Total losses branch	416,2W	415,9W	405,2W	315,2W
Total losses system	2497,3W	2497,5W	2431,0W	1891,2W

Los resultados proporcionados por el software IGBT Losses Simulation fueron comparados con los obtenidos al simular el modelo 3L-NPC en Matlab/Simulink. De esta forma es posible determinar su dispersión. Las pérdidas estimadas en los diferentes dispositivos de la etapa, así como las conclusiones obtenidas al efectuar las comparaciones son similares a las indicadas en la literatura consultada. También se puede apreciar la misma tendencia en los resultados obtenidos; lo que permite validar el procedimiento llevado a cabo en este documento.

Integrar el uso de ambos software de forma complementaria ha permitido no sólo analizar las pérdidas en los componentes sino también proporcionar un nuevo punto de vista sobre las topologías y las pérdidas en los dispositivos. Todo ello conlleva a un mejor entendimiento en el funcionamiento del sistema.

V. CONCLUSIONES

En este documento se han presentado varios estudios relacionados con las pérdidas de potencia aproximadas en los semiconductores que integran una topología 3L-NPC en un convertidor trifásico. El software gratuito utilizado es el IGBT Losses Simulator de Fuji Electric. La evolución de las pérdidas de potencia en los dispositivos semiconductores en función de diferentes parámetros de estudio, también ha sido mostrada. De este modo se han establecido comparaciones de las pérdidas en función de la propia tecnología de fabricación y de las técnicas de modulación aplicadas (SPWM, SVM, THIPWM y DPWM). El objetivo ha sido apreciar las diferencias entre las técnicas de modulación empleadas. Del mismo modo es posible determinar el elemento que está sometido a mayores requerimientos técnicos en cada momento y garantizar así la fiabilidad de la estructura.

También ha sido posible obtener y comparar la temperatura instantánea en los diferentes elementos y partes de la etapa de potencia: temperatura de la unión T_j , capsula T_c o radiador T_f en función de la resistencia térmica R_{th} de los componentes utilizados. Todo ello ayuda en el dimensionamiento adecuado del sistema de refrigeración del convertidor; detectando los elementos más restrictivos.

AGRADECIMIENTOS

Los autores agradecen el apoyo financiero de la Universidad de Zaragoza para el desarrollo del presente trabajo, a través del Programa de Innovación e Investigación Educativa (PIIDUZ 2017/18). Referencia de Proyecto: PIIDUZ_17_059.

REFERENCIAS

- [1] F.H. Gandoman, A. Ahmadi, A.M. Sharaf, P. Siano, J. Pou, B. Hredzak and V.G. Agelidis. Review of FACTS technologies and applications for power quality in smart grids with renewable energy systems. *Renewable and Sustainable Energy Reviews. Elsevier ScienceDirect*. Vol. 82, Part 1, February 2018; pp.: 502 to 514.
- [2] Z. Zeng, H. Yang, R. Zhao and C. Cheng. Topologies and control strategies of multi-functional grid-connected inverters for power quality enhancement: A comprehensive review. *Renewable and Sustainable Energy Reviews. Elsevier ScienceDirect*. Volume 24, August 2013; pp.: 223 to 270.
- [3] A. Antonio-Ferreira, C. Collados-Rodríguez and O. Gomis-Bellmunt. Modulation techniques applied to medium voltage modular multilevel converters for renewable energy integration: A review. *Electric Power Systems Research. Elsevier ScienceDirect*. Volume 155, February 2018, pp.: 21 to 39.
- [4] J. Rodriguez, S. Bernet, P.K. Steimer and I.E. Lizama, "A Survey on Neutral-Point-Clamped Inverters". *IEEE Transactions on Industrial Electronics. IEEEExplore Digital Library*. Volume: 57, Issue: 7, 2010; pp.: 2219 to 2230.
- [5] L. Clotea, A. Forcos, C. Marinescu and M. Georgescu. "Power losses analysis of two-level and three-level neutral clamped inverters for a wind pump storage system". *12th International Conference on Optimization of Electrical and Electronic Equipment, OPTIM'10. IEEEExplore Digital Library*. May 2010, pp.: 1174 to 1179.
- [6] K. Lee, H. Shin and J. Choi, "Comparative analysis of power losses for 3-Level NPC and T-type inverter modules". *IEEE International Telecommunications Energy Conference (INTELEC)*. October 2015; pp. 1 to 6.
- [7] A. Babaie, B. Karami and A. Abrishamifar. "Improved equations of switching loss and conduction loss in SPWM multilevel inverters". *7th*

- Power Electronics and Drive Systems Technologies Conference (PEDSTC 2016)*. *IEEEExplore Digital Library*. February 2016, pp.: 559 to 564.
- [8] H. Seung-Wook, L. Hee-Jun, L. Taek-Kie and W. Chung-Yuen. "High efficiency SVPWM method to reduce switching loss of 3-level NPC PWM inverter". *IEEE Conference and Expo Transportation Electrification Asia-Pacific (ITEC 2014 Asia-Pacific)*. November 2014 pp.: 1 to 4
- [9] F. Filsecker, T. Barth, R. Weiss and S. Bernet. "Loss reduction in a 3L-NPC inverter with SiC neutral point diodes through model predictive control". *18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*. 2016, pp.: 1 to 8.
- [10] D.A.B. Zambra, C. Rech, F.A.S. Goncalves and J. R. Pinheiro. "Power losses analysis and cooling system design of three topologies of multilevel inverters". *IEEE Power Electronics Specialists Conference (PESC'08)*. *IEEEExplore Digital Library*. June 2008, pp.: 4290 to 4295.
- [11] L. Soon-Jong, H. Seung-Wook, H. Seok-Jin, L. Hee-Jun and W. Chung-Yuen. "Predictive thermal modeling for loss distribution method of 3-level active NPC inverter". *IEEE International Telecommunications Energy Conference (INTELEC 2015)*. Pages: 1 to 5.
- [12] H. Shin, K. Lee, J. Choi, S. Seo and J. Lee. "Power loss comparison with different PWM methods for 3L-NPC inverter and 3L-T type inverter". *International Power Electronics and Application Conference and Exposition (PEAC 2014)*. November, pp.: 1322 to 1327.
- [13] A. Mirzadeh, F.A. Baroogh, M. Gheydi, H. Zarrabi and P. Farhadi, "Evaluation of conduction and switching losses in cascaded multilevel inverters" *International Symposium on Advanced Topics in Electrical Engineering (ATEE'17)*, *IEEEExplore Digital Library*. March 2017. Bucharest, Romania, pp.: 124 to 127.
- [14] M. Farhadi, M. Abapour and M. Sabahi. "Failure analysis and reliability evaluation of modulation techniques for neutral point clamped inverters—An usage model approach". *Engineering Failure Analysis*. *Elsevier Science Direct*. Volume 71, January 2017, pp.: 90 to 104.
- [15] R. Teichmann and S. Bernet, "A comparison of three level converters versus two level converters for low voltage drives, traction and utility applications". *IEEE Trans. on Industrial Applications*, vol. IA-41, no. 3, pp. 855-865, 2005.
- [16] Semikron Application Manual Power Semiconductors (online): <http://www.semikron.com/>
- [17] Fuji Electronics IGBT Module data-sheet (online): <http://www.fujielectronic.com>
- [18] A. Pevere and R. Petrella. "Discontinuous hybrid modulation technique for three-phase three-level neutral point clamped inverters". *IEEE Energy Conversion Congress and Exposition (ECCE 2013)*. *IEEEExplore Digital Library*. 15-19 September 2013, pp.: 3992 to 3999.
- [19] A.M. Mahfuz-Ur-Rahman, Md. Mazharul Islam and Md. Rabiul Islam. "Performance analysis of modulation techniques in multilevel inverters for direct grid connected photovoltaic arrays". *9th International Conference on Electrical and Computer Engineering (ICECE2016)*. *IEEEExplore Digital Library*. December 2016, pp.: 66 to 69.
- [20] A. Radan, A.H. Shahirinia and M. Falahi. "Evaluation of Carrier-Based PWM Methods for Multi-level Inverters". *IEEE International Symposium on Industrial Electronics, ISIE 2007*. *IEEEExplore Digital Library*. July 2007, pp.: 389 to 394.
- [21] S. Calligaro, F. Pasut, R. Petrella and A. Pevere "Modulation techniques for three-phase three-level NPC inverters: A review and a novel solution for switching losses reduction and optimal neutral-point balancing in photovoltaic applications". *Annual IEEE Applied Power Electronics Conference and Exposition (APEC 2013)*. *IEEEExplore Digital Library*. March 2013, pp.: 2997 to 3004.
- [22] Shi-Zhou Xu, Yu-Feng Peng and Shao-Yu Li. "Application thermal research of forced-air cooling system in high-power NPC three-level inverter based on power module block". *Case Studies in Thermal Engineering*. *Elsevier Science Direct*. Volume 8, September 2016, pp.: 387 to 397.