

Uso de un laboratorio remoto de FPGAs para la realización de prácticas en grados de ingeniería

Susana Romero Yesa
Departamento de Tecnologías
Informáticas, Electrónicas y de la
Comunicación (Facultad de Ingeniería)
Universidad de Deusto
Bilbao, España
ORCID: 0000-0002-6378-4039

Javier García-Zubia
Departamento de Tecnologías
Informáticas, Electrónicas y de la
Comunicación (Facultad de Ingeniería)
Universidad de Deusto
Bilbao, España
zubia@deusto.es

José Luis Gutiérrez Temiño
Departamento de Tecnologías
Informáticas, Electrónicas y de la
Comunicación (Facultad de Ingeniería)
Universidad de Deusto
Bilbao, España
joseluis.gutierrez@deusto.es

Javier Vicente Sáenz
Departamento de Tecnologías
Informáticas, Electrónicas y de la
Comunicación (Facultad de Ingeniería)
Universidad de Deusto
Bilbao, España
jvicente@deusto.es

Ignacio Angulo Martínez
Departamento de Tecnologías
Informáticas, Electrónicas y de la
Comunicación (Facultad de Ingeniería)
Universidad de Deusto
Bilbao, España
ignacio.angulo@deusto.es

Abstract— En la Universidad de Deusto se sigue un modelo de aprendizaje en todos sus grados consistente en cinco fases, dos de las cuales, experimentación y evaluación, tienen gran relevancia en los grados de ingeniería. Los laboratorios presenciales son así muy importantes para el desarrollo de competencias del alumnado, pero a veces resultan insuficientes, sobre todo en cuanto a disponibilidad de espacio y tiempo. Con objeto de resolver estos inconvenientes, así como de dar más coherencia a las prácticas de las asignaturas del área de electrónica, se presenta en esta comunicación una experiencia de uso de laboratorios remotos como complemento a los laboratorios tradicionales en asignaturas de 1º/2º del grado de informática. Se contextualizará la necesidad y se presentará tanto el laboratorio utilizado como el nuevo enfoque dado a las prácticas. Por último, se enunciarán los resultados obtenidos, así como los pasos previstos en próximos cursos.

Keywords— Laboratorios remotos, FPGA, VHDL, grados de ingeniería

I. INTRODUCCIÓN

Han pasado ya 20 años desde la entrada en el Espacio Europeo de Educación Superior (EEES) con la Declaración de Bolonia [1]. Para su acomodo a los nuevos requerimientos se vio la necesidad de un cambio pedagógico y metodológico del modelo universitario, de modo que la Universidad de Deusto inició una transformación a nivel institucional que se materializó en el diseño de su Marco Pedagógico en 2001 [2], que a su vez se concreta en dos elementos clave: el Modelo de Formación (MFUD) y el Modelo de Aprendizaje (MAUD).

El MFUD se centra en la Universidad de Deusto como organización “que aprende y está centrada en el estudiante; que trabaja en equipo y valora la colaboración; que lidera y potencia al personal; y que se compromete ética y socialmente”[2]. Así, define cuatro características para conseguir favorecer el desarrollo de la autonomía y el aprendizaje significativo del estudiantado: los valores, las actitudes, las competencias y el modelo de aprendizaje.

A su vez, el MAUD toma como inspiración el modelo de Kolb [3] y la pedagogía ignaciana [4] para explicar cómo estudiantes de las diferentes titulaciones van a desarrollar sus competencias, entendiendo por persona competente a “aquella

que tiene los conocimientos necesarios, sabe ponerlos en práctica, está dispuesta a hacerlo, y cuando lo hace obtiene resultados adecuados” [2]. La conjunción de todos los elementos contribuye al aprendizaje integral y al desarrollo del alumnado como persona. Para concretar esta idea en el aula, propone la realización de ciclos de aprendizaje que, siguiendo una secuencia de fases, propicien la construcción del aprendizaje autónomo y significativo buscado. Cada ciclo está compuesto por las cinco fases que se presentan en la figura 1: el contexto experiencial, la observación reflexiva, la conceptualización, la experimentación activa y la evaluación [2].

Aunque para muchas asignaturas de las titulaciones de ingeniería estos conceptos no eran ajenos a la práctica habitual hasta entonces, en este momento había que volverlos explícitos: contextualizando los temas, competencias, contenidos... desde la experiencia previa de las y los estudiantes; ayudándoles en el cuestionamiento de preguntas y respuestas para ser partícipes de su propio aprendizaje; por supuesto, guiándoles en la adquisición de nuevos conocimientos (que era lo fundamental hasta la entrada de Bolonia), métodos, estrategias...; vinculando la teoría con la práctica para la aplicación de los contenidos de la fase anterior; y la evaluación pero en un sentido mucho más amplio que el empleado hasta el momento, considerando la propia autoevaluación del alumnado así como la evaluación formativa con su feedback como elementos clave de progreso, además de la más conocida evaluación sumativa.

En definitiva, los mayores cambios consistían en situar al alumnado como protagonista de su aprendizaje y vincular este con las competencias, en contraposición con solo conocimientos, que debían adquirirse según el perfil académico profesional de su titulación. Según las competencias a desarrollar debían elegirse las estrategias de enseñanza-aprendizaje, las actividades, los contenidos y el sistema de evaluación.

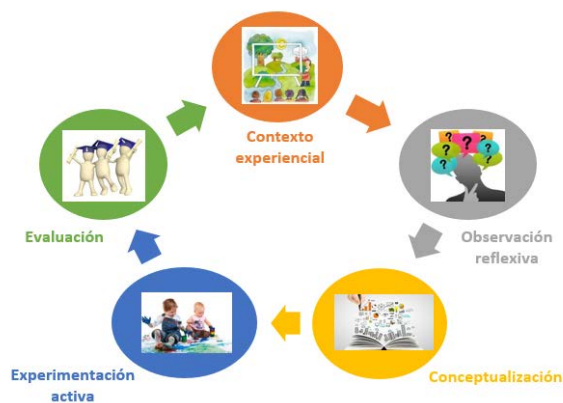


Fig. 1. Fases de los ciclos de aprendizaje según el MAUD.

Si bien este planteamiento es común para todas las asignaturas de todas las titulaciones de la Universidad de Deusto, en las titulaciones de ingeniería las dos últimas fases son de especial importancia y, a menudo, las que más problemas llevan consigo. Las asignaturas deben poseer una gran carga práctica para materializar lo visto en la fase de conceptualización y, en la fase de evaluación, las herramientas utilizadas deben estar vinculadas con las usadas durante la práctica, ya que las competencias a demostrar son las que se han adquirido por medio de la misma. Esto lleva consigo la necesidad de una utilización masiva de laboratorios, tanto en las clases contempladas en horario como en horas a disposición libre del alumnado, y que estos estén dotados del material más adecuado para el desarrollo de dicha práctica.

En esta comunicación se presenta el caso de una asignatura, Electrónica Digital (6 ECTS), en el Grado en Ingeniería Informática de la Universidad de Deusto, de primer y segundo curso (en doble titulación) con alrededor de 100 participantes por año. Se exponen las competencias a desarrollar y cómo se ha cambiado la estructura de las prácticas para atender a las necesidades expuestas, gracias al uso de un laboratorio remoto de FPGAs junto con los laboratorios tradicionales. Se ha aprovechado además para conseguir una mejora en la conexión con otras asignaturas.

II. CONTEXTO

La asignatura Electrónica Digital [5] pertenece al Grado en Ingeniería Informática y desarrolla la competencia perteneciente a la formación básica CE-FB-02 “Comprensión y dominio de los conceptos básicos de campos y ondas y electromagnetismo, teoría de circuitos eléctricos, circuitos electrónicos, principio físico de los semiconductores y familias lógicas, dispositivos electrónicos y fotónicos, y su aplicación para la resolución de problemas propios de la ingeniería.”, recogida en las directrices de la Orden CIN/351/2009, de 9 de febrero, por la que se establecen los requisitos para la verificación del título universitario de ingeniero en informática.

Así, los ingenieros e ingenieras informáticas deben tener conocimiento específico de la caracterización de los sistemas digitales para desde esta base ser capaces de concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware, software y redes. Específicamente aborda: el diseño, análisis, codificación, implementación y medida de sistemas digitales.

En la asignatura de Electrónica Digital se tiene el primer contacto con la rama de conocimientos relativa a la Arquitectura y Tecnología de Computadores. Esta rama de conocimientos se complementa con las asignaturas de Estructura de Computadores (6 ECTS) y Arquitectura de Computadores (6 ECTS), formando un itinerario que conduce al estudiantado desde la puerta lógica, bloque básico en el diseño de un circuito digital, hasta el análisis detallado de las modernas arquitecturas en las que se basan los computadores de hoy en día. A su vez, Física (6 ECTS) proporciona al alumnado el recorrido necesario para asimilar las técnicas básicas en el diseño de circuitos electrónicos modernos.

Para ello la asignatura se concentra en el trabajo en dos competencias específicas:

- C.E.1. Codificar, analizar y diseñar sistemas digitales mediante técnicas propias de la Electrónica Digital.
- C.E.2. Implementar sistemas digitales y medir sus señales.

En esta comunicación se trata el desarrollo de la segunda, cuyo objetivo es llegar al “diseño, simulación, montaje, medidas y puesta en marcha de circuitos digitales mediante dispositivos lógicos programables”.

No obstante, es remarcable el carácter lineal seguido en la impartición de las asignaturas Electrónica Digital y Estructura de Computadores. Si bien en la primera, cursada en el primer semestre del primer curso, se analiza el funcionamiento de los principales bloques digitales, en la segunda, impartida en el semestre inmediato posterior, se utilizan dichos conocimientos para analizar las principales arquitecturas básicas e implementar un computador RISC.

Hasta el curso 2019-2020, aunque ambas asignaturas conseguían sus objetivos mediante sistemas VHDL, los planteados en las prácticas de Electrónica Digital, si bien servían de introducción estaban desligados de lo que más tarde habría que hacer en Estructura de Computadores. Del mismo modo, las herramientas utilizadas para el trabajo en VHDL eran diferentes: tarjetas hardware en el caso de Electrónica Digital y un simulador en el caso de Estructura de Computadores.

No obstante, metodológicamente, la densidad de contenidos incluidos en estas asignaturas y el carácter continuista de los mismos exigen el empleo de herramientas afines con el objetivo de optimizar los esfuerzos en la asimilación de las mismas. Parece más coherente una progresión en la dificultad de los sistemas digitales diseñados, pensados para llegar desde unos sistemas más básicos en Electrónica Digital, hasta un computador con unidad de control multiciclo capaz de emplear técnicas de segmentación, a que se quiere llegar en la asignatura de Estructura de Computadores. Así, el empleo de una metodología común en ambas asignaturas facilitaría la asimilación de las técnicas empleadas. Además, la complejidad de los lenguajes de descripción de hardware (HDL) se vería amortiguado por su asimilación progresiva, respondiendo a esta naturaleza lineal que comparten ambas asignaturas. Se desarrollarían los primeros sistemas en VHDL en Electrónica Digital, asimilando el flujo de trabajo requerido en el desarrollo de sistemas mediante dispositivos lógicos programables, y se iría

progresando en la complejidad de los mismos hasta ser capaces de implementar un computador completo en la asignatura de Estructura de Computadores.

De este modo, una tercera asignatura, Arquitectura y Tecnología de los Computadores, del curso siguiente, y que completa este itinerario, también se vería beneficiada por el cambio, al estar el alumnado mejor preparado. En esta última asignatura se trabajan temas avanzados que cubren la jerarquía de memoria, la gestión de entradas y salidas en un procesador avanzado y el procesamiento paralelo.

En el plan de estudios las competencias específicas estaban ya bien repartidas y secuenciadas entre las asignaturas, por lo que el reto era que también lo estuvieran las tecnologías y actividades empleadas para desarrollarlas. Teniendo en cuenta que en el área de electrónica se consideraba importante que el alumnado conociera a fondo tanto el trabajo en el laboratorio tradicional, como en los laboratorios remotos y el trabajo con simuladores, se determinó que el uso de laboratorios remotos en la asignatura Electrónica Digital era el cambio que podría tener un mayor impacto en la mejora de las prácticas. Ya en otras asignaturas de electrónica esos mismos docentes utilizaban un laboratorio remoto desde hace más de 10 años con muy buenos resultados [6].

De este modo, durante el primer semestre del curso 2019-2020 se realizaría una experiencia piloto introduciendo un laboratorio remoto en la asignatura de Electrónica Digital para desarrollar parte de una de las competencias específicas, y las prácticas en dicho laboratorio guardarían una estrecha relación con la teoría de la asignatura. Además, con un pequeño cambio en los enunciados de las prácticas, se podía conseguir orientarlas hacia conceptos que durante el segundo semestre iban a trabajar en la asignatura de Estructura de Computadores, lo cual, si bien no era el objetivo inicial, introducía ventajas adicionales y una mayor coherencia entre asignaturas.

Esto llevó a las siguientes decisiones:

- Disminuir el número de prácticas en el laboratorio tradicional con circuitos integrados.
- Aumentar el número de prácticas de diseño de circuitos digitales mediante dispositivos lógicos programables.
- Utilizar un laboratorio remoto de dispositivos lógicos programables.
- Orientar el enunciado de las prácticas hacia funciones que más tarde se usarán en otra asignatura.

III. DESCRIPCIÓN

A. El laboratorio remoto WebLab-FPGA

Para conseguir los objetivos expuestos anteriormente se decidió utilizar el laboratorio remoto WebLab-FPGA, desarrollado por la Universidad de Deusto y mejorado conjuntamente con la empresa LabsLand [7], pensado específicamente para las prácticas de varias asignaturas de ingeniería de la universidad.

Un laboratorio remoto es un laboratorio real al que se accede vía web, con las ventajas de estar disponible a cualquier hora todos los días de la semana. Esta disponibilidad relaja las condiciones de apertura del laboratorio clásico o normal, que en absoluto es eliminado de la formación del estudiante.

WebLab-FPGA es accesible desde la plataforma de aprendizaje de la asignatura, y por tanto el estudiantado lo hace sin necesidad de entrar en una página web distinta con un usuario/contraseña adicional al habitual. Es decir, el laboratorio remoto es un recurso más de la asignatura.

Una vez que se ha entrado en WebLab-FPGA, se accede a una FPGA disponible para completar la práctica. Cuando se trabaja de esta forma en el aula, esta situación puede generar una cola que se gestiona en modo FIFO, ya que cada estudiante tiene 3 minutos para completar la práctica, y al acabarla libera el recurso FPGA de manera que otro usuario puede entrar. Para relajar estas posibles colas, la estrategia más directa y potente supone replicar la FPGA varias veces, de manera que varias personas puedan ser atendidas simultáneamente. En este momento la Universidad de Deusto dispone de dos copias de FPGA y tiene en fase de despliegue cuatro más. La experiencia nos muestra que para unos 100 usuarios, dos copias de FPGA nunca han soportado colas de más de tres estudiantes.

Otra opción para evitar colas es federar experimentos remotos. En este caso, las diferentes copias de FPGA pueden haber sido desplegadas en distintas universidades, de manera que un estudiante de la Universidad de Deusto no solo pueda acceder a "su" FPGA, sino que también pueda hacerlo a las de otras universidades. De este modo el aprovechamiento de los recursos es mayor (por ejemplo si la FPGA se despliega en Iberoamérica, con otros horarios de utilización), lo cual además está alineado con varios Objetivos de Desarrollo Sostenible (ODS) [8].

Además de lo anterior, el uso del laboratorio remoto por parte del alumnado se complementa con el uso de VIVADO de XILINX y de las FPGA del laboratorio tradicional. En este caso se debe instalar una plataforma, acción no sencilla (ocupa varias gigas y el menú es complejo), por lo que aunque por precio cabría la posibilidad de prestar las tarjetas para su uso fuera de aula, no es lo recomendable, con lo que el equipamiento físico se limita a los laboratorios de la universidad. La segunda razón para esto es que el manejo de dicha plataforma tampoco es sencillo, dando pie a muchos errores de proceso en estudiantes que empiezan, no atribuibles directamente a la competencia a desarrollar, por lo que es conveniente tener el apoyo docente durante su uso. Frente a esto, WebLab-FPGA simplifica la experiencia ya que integra en una sola web (Fig. 2) el entorno de desarrollo, síntesis y programación, y la FPGA Basys3 de Xilinx, de modo que se elimina la parte de instalación y solo se debe describir el sistema mediante VHDL, objetivo de las prácticas, quedando también el resto de acciones a cargo de WebLab-FPGA (gestionar el fichero de restricciones, gestión Synthesis-Implementation-Bitstream-Programming, etc.). El alumnado simplemente se centra en el VHDL y en la funcionalidad del sistema.

Así, una vez descrito el sistema, la prueba se realiza en la misma página del laboratorio remoto, ya que esta dispone de una interfaz manipulable por el usuario de modo que se puedan introducir datos y visualizar resultados en tiempo real (Fig. 3).

Esta simplificación del proceso no es buena desde nuestro punto de vista para estudiantes de cursos superiores, pero sí lo es para estudiantes de primero que simplemente deben aprender a describir hardware mediante VHDL y comprobarlo en una FPGA.

Así, la utilización del laboratorio remoto puede utilizarse de forma natural en las dos fases del MAUD objeto de mejora en este caso, la experimentación activa y la evaluación. Como conceptualización se explican los nuevos aspectos que se

quieren trabajar (estructura del programa, entrada de datos, visualización...), y con un primer programa dado como guía de lo expuesto los y las estudiantes pueden experimentar con el laboratorio remoto, tanto en el aula en las horas de prácticas como por su cuenta una vez terminadas las clases. En el momento de la evaluación, el mismo laboratorio puede servir de base para llevar a cabo una modificación sobre el programa origen, para ir comprobando poco a poco si se va adquiriendo la competencia y proporcionar feedback en caso contrario. La utilización de las mismas herramientas en las dos fases hace que haya coherencia entre lo que se experimenta y la forma en que es evaluada la competencia a adquirir, punto flojo en muchas prácticas de ingeniería.



Fig. 2. Vista del entorno para edición del programa en WebLab-FPGA.

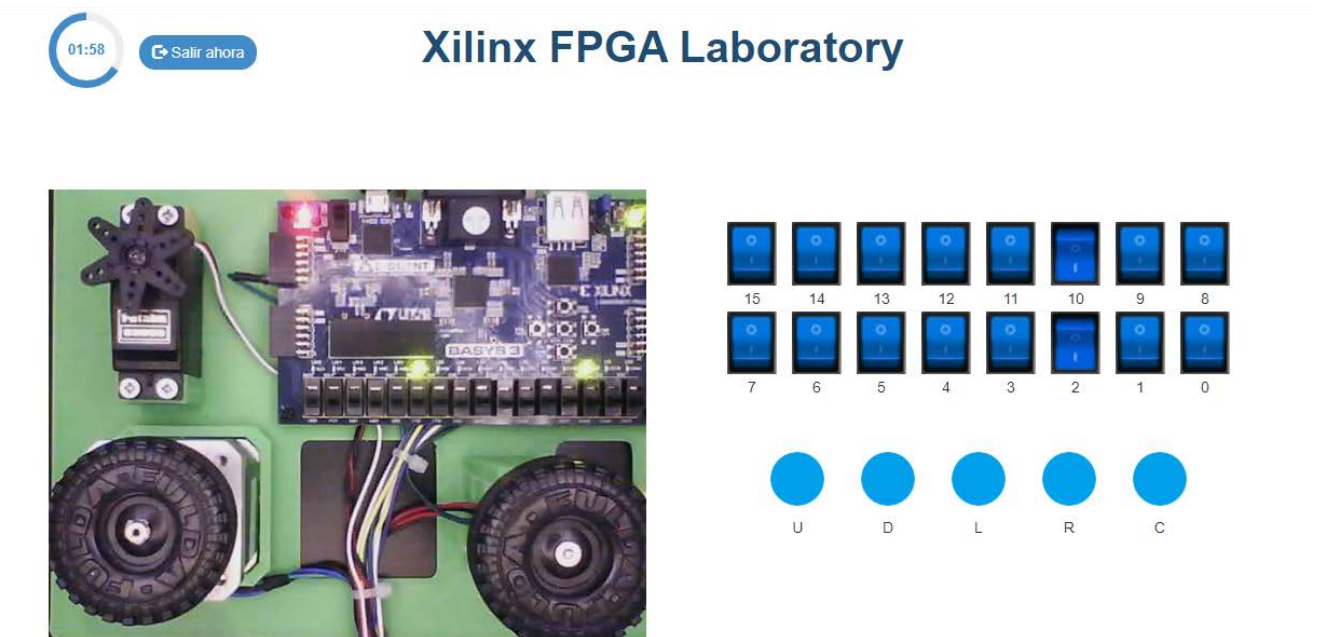


Fig. 3. Prueba del programa subido al laboratorio remoto.

B. La Máquina Sencilla

La bibliografía utilizada en la asignatura Estructura de Computadores [9] recoge la Máquina Sencilla como aplicación práctica de una parte de la teoría, de modo que en lugar de realizar las prácticas con enunciados aleatorios o no conexos, se decidió orientarlos hacia funciones.

La Máquina Sencilla es un procesador completo, cuyas características son las que se presentan en la Figura 4. Por tratarse de un procesador sencillo no implica lo farragoso de un procesador real, lo cual pudiera hacer que la densidad de información requerida para su entendimiento fuera tal que los y las alumnas se perdieran en su desarrollo. No obstante, es completo en cuanto a las instrucciones (transferencia, suma, comparación y salto condicional) y en cuanto a los modos de direccionamiento, que más tarde se usarán en dicha asignatura.

Así, resulta ideal para su introducción en una asignatura como Electrónica Digital, al servir de nexo de unión con los microprocesadores, ya que por su simpleza se entiende perfectamente como una ampliación de los conocimientos de esta asignatura.

Su implementación en VHDL, al no quedarse como algo teórico, hace que por una parte se entienda mejor su funcionamiento y, por otra, que los futuros y futuras informáticas puedan relacionar su experiencia en programación con los lenguajes de definición de hardware. En este mejor entendimiento tiene mucho que ver la utilización del laboratorio remoto WebLab-FPGA, ya que su programación permite de un modo muy fácil la introducción y visualización de los datos, así como la visión de lo que ocurre dentro de la máquina sencilla.

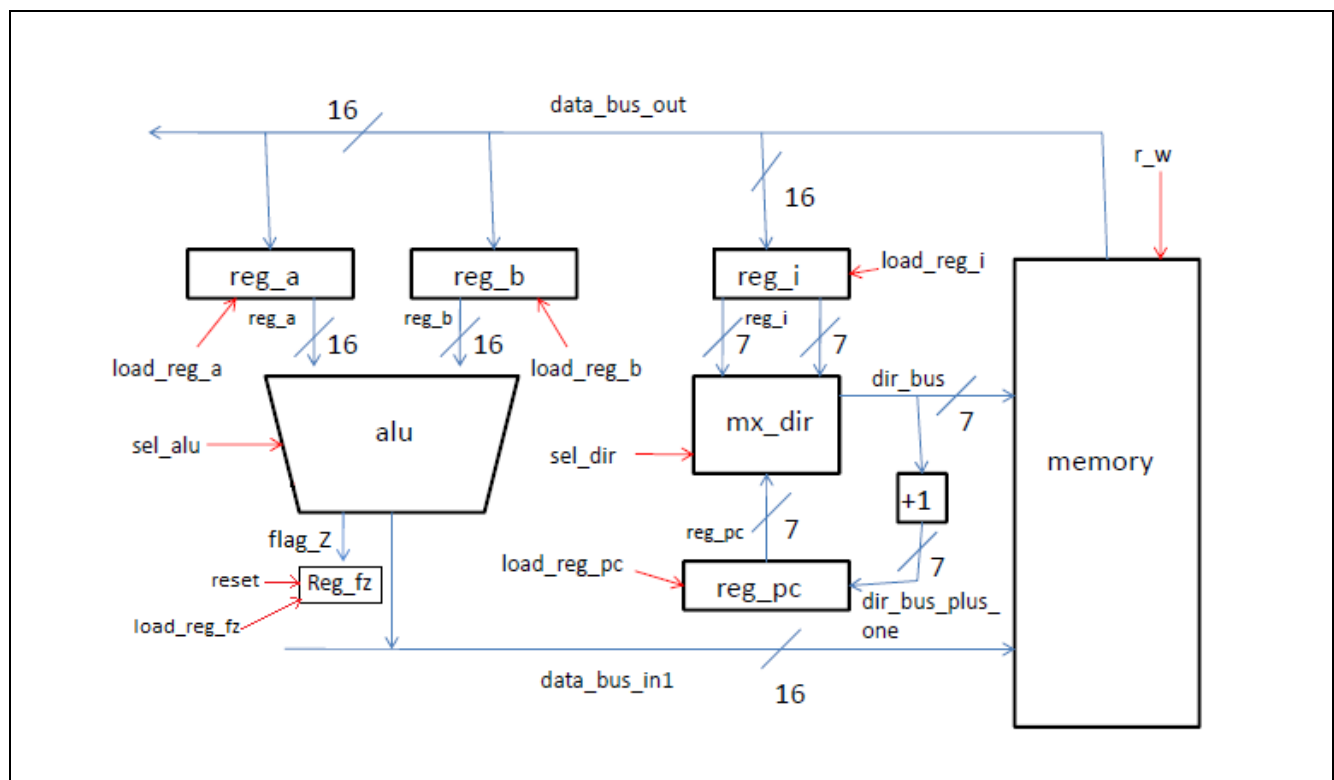
Posteriormente, en la asignatura Estructura de Computadores, la Máquina Sencilla es implementada en la parte práctica, donde se debe desarrollar el procesador por módulos y exponerlos mediante simulaciones ante el profesor como forma de evaluación. La principal dificultad que tiene el alumnado en esta parte es la interpretación de los cronogramas resultantes de la simulación de los bloques que componen la unidad de proceso y unidad de control. Con la introducción del laboratorio remoto para tener una primera aproximación al funcionamiento de la Máquina Sencilla, esperamos haber mejorado este hecho.

C. Estructura de las prácticas

El desarrollo de las nuevas prácticas se plantea como un diseño sucesivo de los bloques de la Máquina Sencilla, para finalizar con la integración de los mismos bajo su unidad de control.

Así, la implementación de la Máquina Sencilla se ha dividido en 4 prácticas, que son explicadas en el aula, para posteriormente ser probadas por el alumnado en otras tantas semanas:

- En una primera práctica el objetivo es familiarizarse con el laboratorio remoto WebLab-FPGA y con su entorno de desarrollo, así como con la estructura de los programas en VHDL.
- En la segunda práctica se deben implementar la Unidad Aritmético Lógica (ALU) y el flag Z.
- En la tercera práctica, al bloque anterior se suma el almacenamiento en registros (Fig. 5).
- Por último, se hace una práctica con contadores, que será el punto de partida para la asignatura de Estructura de Computadores el semestre siguiente.



- Bus de datos de 16 bits
- Bus de direcciones de 7 bits
- Memoria principal de 128 x 16 posiciones
- 4 instrucciones (MOV - ADD - CMP - BEQ)
- Arquitectura Von-Neuman
- Registros de datos, ALU, registro PC, registro IR

Fig. 4. Características y esquema de la Máquina Sencilla simplificada (sin señales de clk).

ALU + FLAG_Z + reg_fz

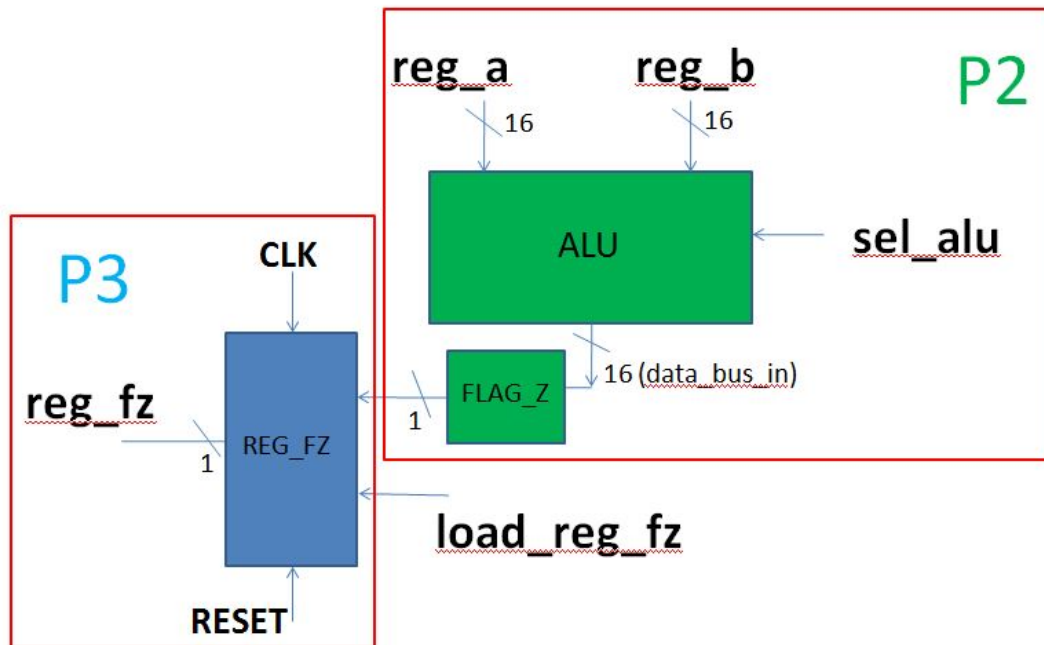


Fig. 5. Representación de los módulos que conforman las prácticas 2 y 3, a realizar en VHDL.

Como la prueba de los distintos módulos se realiza fuera de aula, para asegurar la adquisición de competencias se proporciona un programa base para comprender el funcionamiento, p.e. cómo se implementa el registro del flag Z, y durante el horario de prácticas se pide una modificación sobre este, p.e. añadir también registros para los datos A y B (Fig. 6).

Durante la prueba de las prácticas el alumnado puede consultar todas las dudas que les surja, y las modificaciones pedidas a realizar con el mismo laboratorio remoto se utilizarán a modo de evaluación sumativa, consiguiendo así además una coherencia entre las fases de experimentación y evaluación tal como se pretende con el MAUD.

3- A partir de la práctica vista en clase, diseña los siguientes registros con señal de carga por flanco ascendente y señal de reset. Los registros serán:

- a. Un registro que recogerá el valor del operando A, sw (3 downto 0);
- b. Un registro que recogerá el valor del operando B, sw (11 downto 8);
- c. Un registro que recogerá el valor de resultado del flag Z, led (0);
- d. Una señal común de LOAD, btnR;
- e. Una señal común de RESET, btnL;

Fig. 6. Muestra de enunciado de modificación sobre las prácticas probadas.

IV. RESULTADOS OBTENIDOS Y PROBLEMAS ENCONTRADOS

Para conocer el impacto obtenido en esta práctica hay que observar los resultados desde diferentes aspectos.

Por una parte los objetivos conseguidos:

- Se han cambiado las prácticas: aumentando su número, orientándolas a enunciados de una asignatura posterior, y mejorando su inclusión en el modelo de aprendizaje de la universidad.
- Se ha utilizado un laboratorio remoto de dispositivos lógicos programables. Aunque la idea inicial era que sirviera de complemento al laboratorio tradicional, el alumnado, que ha tenido opción de usar uno u otro indistintamente, se ha decantado por el laboratorio remoto, aludiendo que era mucho más cómodo de utilizar, tanto por la disponibilidad como por la facilidad de uso. Esto nos hace pensar en la necesidad de implementar nuevas instancias del laboratorio remoto si se quiere incrementar su uso.
- Las nuevas prácticas se han orientado a la realización y prueba de los bloques de la Máquina Sencilla, de un modo cíclico, de tal forma que una práctica servía de base para la siguiente, a la cual se añadían nuevos conceptos.
- Asimismo, se ha mejorado la integración de esta parte de la asignatura en el modelo de aprendizaje de la universidad al permitir la experimentación y la evaluación con las mismas herramientas.

No obstante, también se han encontrado algunas dificultades:

- En las prácticas realizadas en cursos anteriores los conceptos a introducir eran relacionados en su gran mayoría con la electrónica. Aunque se necesitaban nociones de programación, eran fácilmente explicadas en el aula porque no se llegaban a conectar unas con otras: eran prácticas aisladas. En las nuevas prácticas, sobre todo como consecuencia de la nueva orientación de enunciados, hay que tener en cuenta que el alumnado está adquiriendo sus primeros conocimientos en lenguajes de programación, con mayor o menor éxito, y no sabe distinguir entre qué es un lenguaje de programación y que es un lenguaje de descripción. Esto hace que el uso de sintaxis como “IF” o “WHEN” que se utilizan en la descripción funcional en VHDL, les lleve a confusión. Además, hay que sumar el poco dominio que sobre las estructuras de programación (condicionales, bucles...) así como del manejo de las estructuras de datos (variables de diferentes tipos, arrays...) tienen aún. En 2º de la doble titulación, donde ya se tiene Programación cursada y los conocimientos más asentados, la situación ha sido muy diferente. Esto ha hecho que algunos estudiantes de 1º se hayan sentido más de una vez frustrados, no por no entender los conceptos de electrónica, sino por no saberlos llevar a un programa.
- A pesar de las bondades de los laboratorios remotos, en algunas ocasiones se ha necesitado un “plan B”.

Por tratarse de un laboratorio que debe comprobar la corrección de un programa y asignar un tiempo para su prueba, la disponibilidad no ha sido siempre la mejor, sobre todo en el uso en clases, en que había al menos 40 parejas de usuarios accediendo al mismo tiempo. Aunque se disponía de placas Basys3 para usar indistintamente, la mayoría de estudiantes preferían esperar su turno, ya que la forma de estructurar el programa, variables, etc. además de los pasos a seguir, era diferente y más sencilla. Esta espera hacía que se perdiera tiempo de prueba en el laboratorio.

- Si se comparan los resultados académicos de las prácticas de este curso con respecto a los pasados, se puede destacar una mejora en el grado de consecución de la competencia buscada, aun teniendo en cuenta que la exigencia al ser prácticas dependientes entre sí era mayor. No obstante, el esfuerzo de algunos estudiantes también ha sido mucho mayor, por la influencia del añadido de la comprensión de Programación.

Haciendo un balance, y aunque los resultados son muy satisfactorios, el tiempo de prueba de esta metodología ha sido solo de un semestre, por lo que habrá que esperar a cursos siguientes para un contraste más exacto. Además, queda por conocer el alcance del cambio de enunciados al final del semestre del curso 2019-2020, cuando se tengan los resultados de la asignatura Estructura de Computadores, aunque con gran parte del segundo semestre cursado los profesores de las asignaturas ven ya muchas ventajas: el laboratorio remoto permitió el semestre pasado en Electrónica Digital, no depender del laboratorio de prácticas para la ejecución de las mismas, lo que facilita no ceñirse a unas horas y/o días determinados para realizarlas, compatibilizando mejor con otras labores docentes y teniendo una mejor gestión de los recursos. En el segundo semestre que ahora se desarrolla, en Estructura de Computadores, se puede además hacer mención de las prácticas anteriores y relacionarlas con las actuales, generando una sensación de continuidad que muchas veces se pierde al trabajar con las asignaturas como “competencias estanco”.

Parece además oportuno resaltar que este tipo de prácticas con laboratorios remotos tienen una gran potencialidad, al permitir seguir desarrollando las competencias de las asignaturas, dependiendo de su naturaleza, en situaciones como la de la actual pandemia que nos ha tocado vivir.

V. TRABAJOS FUTUROS

Teniendo en cuenta las dificultades y oportunidades descritas en el apartado anterior, para el curso que viene se plantean las siguientes mejoras:

1) *La falta de conocimientos de programación* y con ello la confusión generada con los lenguajes de descripción pensamos que podría solventarse con la introducción de dos pasos previos:

a) Explicando primero VHDL desde el punto de vista del flujo de datos, en el que se describen asignaciones concurrentes de señales, alineándose con la asignatura desde los conceptos más básicos como el álgebra de Boole, donde

se explica cómo crear una tabla de verdad a partir de un enunciado y conseguir las expresiones simplificadas con Veitch-Karnaugh (Fig.7). Con esto se conseguiría, no solo la comprensión de qué es un lenguaje de descripción de hardware, sino que se pueda probar el resultado de los ejercicios teóricos de clase en el propio laboratorio remoto, familiarizándose a su vez con el entorno de desarrollo y con el proceso de síntesis y programación de la placa.

b) En una segunda fase se explicaría cómo crear circuitos más complejos partiendo de circuitos simples. Un ejemplo claro es crear un sumador de 4 bits utilizando 4 sumadores completos de un bit. El alumnado previamente ya habría implementado el sumador completo de 1 bit utilizando la estrategia de flujo de datos: en el nuevo paso tendría que declarar dicho sumador como un componente, instanciarlo 4 veces y definir las señales que interconectarán cada uno de los sumadores de 1 bit.

Una vez que ya se tiene claro qué es VHDL y para qué sirve se puede pasar a explicar cómo es la programación funcional en VHDL, en la que se describe cómo se tiene que comportar el circuito que se quiere diseñar y es el sintetizador el encargado de elaborar un circuito que cumpla lo indicado.

2) Como los y las estudiantes prefieren el *laboratorio remoto* al tradicional para el trabajo en VHDL, y dado el tiempo que requiere cada prueba, se ha decidido ampliar el número de instancias de prueba de modo que el tiempo de espera se reduzca aún más.

```
ENTITY sumador_completo IS
PORT (A, B , Cin: IN bit;
      S, Cout : OUT bit );
END sumador_completo;
architecture behavioral of sumador_completo is
begin
S <= A XOR B XOR Cin ;
Cout <= (A AND B) OR (Cin AND A) OR (Cin AND B);
end behavioral;
```

Fig. 7. Ejemplo sumador completo utilizando flujo de datos.

3) Una vez vistas las variables que pueden estar interviniendo en las competencias trabajadas, se preguntará por su percepción al alumnado, así como por su grado de satisfacción, de modo que sean parte activa y decisoria de su propio aprendizaje.

4) Se seguirá trabajando en Deusto por el *desarrollo de otros laboratorios remotos* como complemento a los tradicionales para dar cobertura a otras asignaturas de ingeniería que se pueden beneficiar de sus ventajas.

5) Se optará cada vez más por la *colegialidad docente* en las diferentes asignaturas para dotar de mayor coherencia a todas las ramas de conocimiento de la titulación.

6) Tras analizar el grado de impacto de la experiencia, cabe pensar que se pueda necesitar alguna *medida adicional* al analizar los resultados de la asignatura Estructura de Computadores sobre la que pensamos que las nuevas prácticas incidirán directamente.

REFERENCIAS

- [1] Declaración de Bolonia, 1999. <http://www.aneca.es/Actividad-internacional/Documentos-internacionales-de-referencia/Comunicados-de-los-ministros-europeos/Declaracion-de-Bolonia> (recuperado 13/3/2020).
- [2] Universidad de Deusto, "Marco pedagógico", Universidad de Deusto, Bilbao, 2001.
- [3] D. Kolb, The learning style inventory: technical manual. Mcber and Company, Boston, 1976.
- [4] E. Gil Coria, La pedagogía de los jesuitas, ayer y hoy. Universidad de Comillas. Madrid, 1999.
- [5] Programa de la asignatura Electrónica Digital, https://gaude.deusto.es/doa/consultaPublica/look%5bconpub%5dMosstrarPubGuiaDocAs?entradaPublica=true&idiomaPais=es.ES&_anoAcademico=2019&_codAsignatura=145303 (recuperado 13/3/2020).
- [6] J. García-Zubia et al., "Empirical analysis of the use of the VISIR remote lab in teaching analog electronics," IEEE Transactions on Education, vol. 60, no. 2, pp. 149-156, May 2017.
- [7] <https://labsland.com/es>
- [8] <https://www.un.org/sustainabledevelopment/es/objetivos-de-desarrollo-sostenible/> (recuperado 26/4/2020).
- [9] J. García-Zubia, J.M. Angulo, I. Angulo, Fundamentos y estructura de computadores, Ed. Paraninfo, 2013.