

# Las prácticas de Sistemas Electrónicos Digitales en tiempos de pandemia

Eduardo Magdaleno Castelló  
*Departamento de Ingeniería Industrial*  
*Universidad de La Laguna*  
La Laguna, España  
emagcas@ull.edu.es

Manuel Rodríguez Valido  
*Departamento de Ingeniería Industrial*  
*Universidad de La Laguna*  
La Laguna, España  
mrvalido@ull.edu.es

Beatriz Rodríguez Mendoza  
*Departamento de Ingeniería Industrial*  
*Universidad de La Laguna*  
La Laguna, España  
bmendoza@ull.edu.es

José Miguel Delgado Hernández  
*Departamento de Ingeniería Industrial*  
*Universidad de La Laguna*  
La Laguna, España  
jdelher@ull.edu.es

**Abstract**—Este trabajo presenta la adaptación de las prácticas de Sistemas Electrónicos Digitales a la presencialidad adaptada que adoptó la Universidad de La Laguna en el curso 2020/2021 con motivo de la pandemia que surgió en 2020 y que aún sufrimos a nivel mundial. La adaptación abarca la docencia, la realización de las prácticas por parte del alumnado y la evaluación de las mismas.

**Keywords**—presencialidad adaptada, VHDL, electrónica digital, practices, FPGA

## I. INTRODUCCIÓN

El coronavirus SARS-CoV-2 surgió en la provincia China de Wuhan a finales de 2019 y de ahí rápidamente se extendió por todo el mundo, provocando un impacto sin precedentes a todos los niveles. En España hubo un confinamiento de 3 meses continuado por lo que el Gobierno denominó una desescalada hacia una nueva normalidad [1].

En el ámbito académico, la docencia y la evaluación se adaptó a contrarreloj al formato virtual usando las tecnologías basadas en Internet. De cara al curso 2020/2021, la Universidad de La Laguna contempló tres posibles escenarios según la evolución de la pandemia: presencialidad plena, adaptada y virtual [2]. El profesorado hubo de confeccionar las Guías Docentes de las asignaturas con una serie de Adendas que contemplaban dichos escenarios [3]. La docencia desde que apareció el coronavirus ha sido un reto constante y en este trabajo se describe cómo se actuó para la impartición y evaluación de las prácticas de la asignatura Sistemas Electrónicos Digitales, una asignatura troncal de 1º de Grado de Ingeniería Informática, en este contexto.

El resto del presente trabajo está organizado como sigue: en la segunda sección se describe la organización del alumnado en grupos y los recursos y tecnologías disponibles para el acceso a las clases prácticas. En la sección tercera se detalla cómo se realizó la evaluación de las prácticas, atendiendo a las restricciones de presencialidad adaptada debida a la pandemia. En la cuarta sección se explica los procedimientos llevados a cabo para realizar las tutorías. En el último apartado se describen los resultados y las conclusiones.

## II. LOGÍSTICA Y TECNOLOGÍAS DE ACCESO REMOTO

Sistemas Electrónicos Digitales es una asignatura troncal de 1º de Grado de Ingeniería Informática, así que el número de alumnos es elevado. Según el curso académico, éste puede oscilar entre 200 y 250 estudiantes [4].

Para la realización de las prácticas, y en coordinación con otras asignaturas de primer curso, se forman grupos reducidos (denominados grupos PE). En cursos normales, las prácticas se imparten en aulas de 24 puestos. Con el número de alumnos matriculados en esta asignatura de primero, se establecen 10 grupos de prácticas, 5 grupos PE del turno de mañana (PE101, PE102, PE103, PE104 y PE105), y 5 grupos PE del turno de tarde (PE201, PE202, PE203, PE204 y PE205).

El segundo cuatrimestre del curso 2020/2021 estaba activa la presencialidad adaptada. Entre otras medidas sanitarias, se establecía el uso de gel hidroalcohólico, mascarillas, ventanas abiertas para una buena ventilación y una distancia de 1,5 metros entre personas. Para cumplir con este último requisito fue necesario subdividir cada grupo de prácticas en dos. Uno de los subgrupos acudía a clase presencial y otro grupo acudía a clase telemáticamente.

Para poder realizar la docencia telemática, se equipó a las aulas de prácticas con webcams y los alumnos asistían a clase a través de la herramienta Google Meet.

### A. Acceso al entorno de desarrollo empleado en las prácticas

En las prácticas de Sistemas Electrónicos Digitales se emplea en entorno de desarrollo Xilinx ISE 14.7 para el diseño e implementación de varios circuitos básicos. Para la docencia telemática de las prácticas, hay que garantizar el acceso a esta herramienta a todos los estudiantes. Se pusieron en práctica 3 alternativas para dicho acceso:

- Instalación local. Los alumnos pueden descargarse de la página web del fabricante de FPGAs el entorno de desarrollo Xilinx ISE 14.7 y acceder a él usando una licencia de estudiante. El programa está disponible para Linux y para Windows 7. Xilinx suministra la instalación de una máquina virtual para equipos con Windows 10, pero se ha comprobado que esta versión no incluye entre sus dispositivos las FPGAs Artix-7 que se usan en las prácticas. Para que la versión de Windows 7 funcione también para Windows 10 hay que realizar una serie de cambios en librerías dinámicas que se especificaron en el Campus Virtual de la asignatura. Los alumnos con ordenadores con MAC/OS no pueden hacer uso de esta alternativa.
- Acceso a los ordenadores del aula de prácticas a través de Escritorio Remoto. En coordinación con los administradores de las salas de ordenadores y de la

subdirección de organización docente de la Escuela de Ingeniería y Tecnología, se llevó a cabo una asignación personal de ordenadores del aula. A cada alumno se le otorgaba la dirección IP del ordenador al que debía conectarse. El profesor debe asegurarse que los ordenadores estén encendidos para que los alumnos que lo deseen puedan conectarse con el Escritorio Remoto al ordenador asignado. Previamente al acceso al ordenador del aula de prácticas, el estudiante debe acceder a la red privada de la Universidad. Para ello se hace uso de la aplicación Global Protect, accediendo a la VPN con sus credenciales (usuario y contraseña) [5].

- Acceso al pool de máquinas virtuales del IaaS (Infrastructure as a Service). El servicio STIC de la Universidad suministra un servicio de creación de pool de máquinas virtuales a cada alumno matriculado en la asignatura [6]. El STIC proporciona una máquina al coordinador de la asignatura para la instalación del software que se va a emplear. Una vez configurada la máquina, se crean máquinas idénticas para todos los estudiantes. En este caso, el sistema operativo de las máquinas es Ubuntu. El acceso se hace a través de Ovirt, usando también las credenciales personales que tiene cada alumno.

El profesorado realizó un minucioso tutorial en que se explicaba con detalle las tres alternativas de acceso al software de las prácticas. De esta manera, todos los alumnos tuvieron acceso sin incidentes a Xilinx ISE14.7.

#### B. Acceso a las tarjetas de desarrollo

La asignatura Sistemas Electrónicos Digitales cuenta con 15 tarjetas de desarrollo Nexys A7 [7]. Estas tarjetas contienen una FPGA Artix-7 XC7A100T-1CSG324C junto con una serie de periféricos básicos entre los que se encuentran leds, interruptores y displays con los que el alumno puede interactuar [8]. El acceso a las tarjetas de desarrollo fue realizado a través de un sistema de reservas gestionado por los administradores de las aulas de prácticas. Las tarjetas están numeradas de N1 a N15 para poder identificarlas. Los alumnos no pueden llevarse la tarjeta a sus hogares, ya que el ámbito del préstamo está acotado a las dependencias de la Escuela de Ingeniería y Tecnología. Esto no supone ningún problema, porque los alumnos ya deben tener el diseño realizado y sólo tienen que configurar la tarjeta y grabar un corto vídeo como parte de la entrega.

### III. EVALUACIÓN DE LAS PRÁCTICAS

La evaluación de las prácticas tuvo que adaptarse a la presencialidad adaptada, ya que, en el caso de exámenes, algunos alumnos realizarían el mismo en casa y otros en la Universidad. Las tareas de los entregables también se adaptaron para que fuera única para cada alumno y así evitar el plagio.

La evaluación de las prácticas fue realizada con 3 microexámenes y 2 prácticas entregables. Los microexámenes 1 y 2 valen un 12,5% de la nota cada uno. El resto de pruebas puntúa un 25% cada una.

A continuación, se detallan los aspectos más relevantes de los microexámenes y los entregables.

#### A. Microexámenes

Los microexámenes se realizaron usando las herramientas de Moodle a través del Campus Virtual de la asignatura. Se implementaron una serie de bancos de preguntas tipo test con varias opciones. A la hora de realizar las pruebas, las preguntas aparecen ordenadas aleatoriamente y las respuestas también. Con esto se pretende evitar la copia en los exámenes. Los alumnos disponían de 15 preguntas a contestar en 15 minutos en los microexámenes 1 y 2; y el doble de preguntas y duración para el último microexamen. El acceso a los cuestionarios estaba controlado a través de la creación de Grupos en el Campus Virtual. También se requería de una contraseña de acceso que se cambiaba para cada una de las 10 sesiones de exámenes (una para cada grupo PE). Los alumnos que realizaban la prueba en casa contaban con una webcam con la que el profesor podía monitorizar la prueba.

Los profesores pueden monitorizar las respuestas de cada alumno en tiempo real. Cuando finaliza el tiempo estipulado de la prueba, la aplicación vuelca las calificaciones en el Calificador del Campus Virtual, y también muestra estadísticas de los resultados (totales y desglosadas por grupos PE y por preguntas). En esta estadística el profesorado puede visualizar qué preguntas tienen más porcentaje de respuesta correcta y cuáles menos.

La Figura 1 muestra la distribución de calificaciones del Microexamen 3, que fue realizado por un total de 126 alumnos.

La Figura 2 muestra, para el mismo ejercicio, el índice de facilidad y la eficiencia discriminativa de cada pregunta. El índice de facilidad se calcula usando la puntuación promedio de cada pregunta. El índice de facilidad se interpreta empleando la Tabla I [9]. Puede observarse que todas las preguntas están entre el 10% y el 90%, siendo mayoritario el porcentaje, 16 preguntas están en la franja 35%-65%, estando sólo 3 preguntas debajo de este umbral. Por otra parte, el índice de discriminación indica qué tan efectiva es la pregunta para clasificar/separar/discernir a los estudiantes más capaces de los menos capaces. Aquellas preguntas con un índice menor del 10%, Moodle las resalta para sugerir una revisión de la misma. En este caso, hay 4 preguntas por debajo de ese umbral.

TABLE I. INTERPRETACIÓN DEL ÍNDICE DE FACILIDAD

<i>Índice de facilidad</i>	<i>Descripción</i>
5% o menos	Extremadamente difícil o errónea
6%-10%	Muy difícil
11%-20%	Difícil
21%-34%	Moderadamente difícil
35%-65%	Correcta para el estudiante promedio
66%-80%	Bastante fácil
81%-89%	Fácil
90%-94%	Muy fácil
95%-100%	Extremadamente fácil

### Número total de estudiantes que alcanzan rangos de calificación

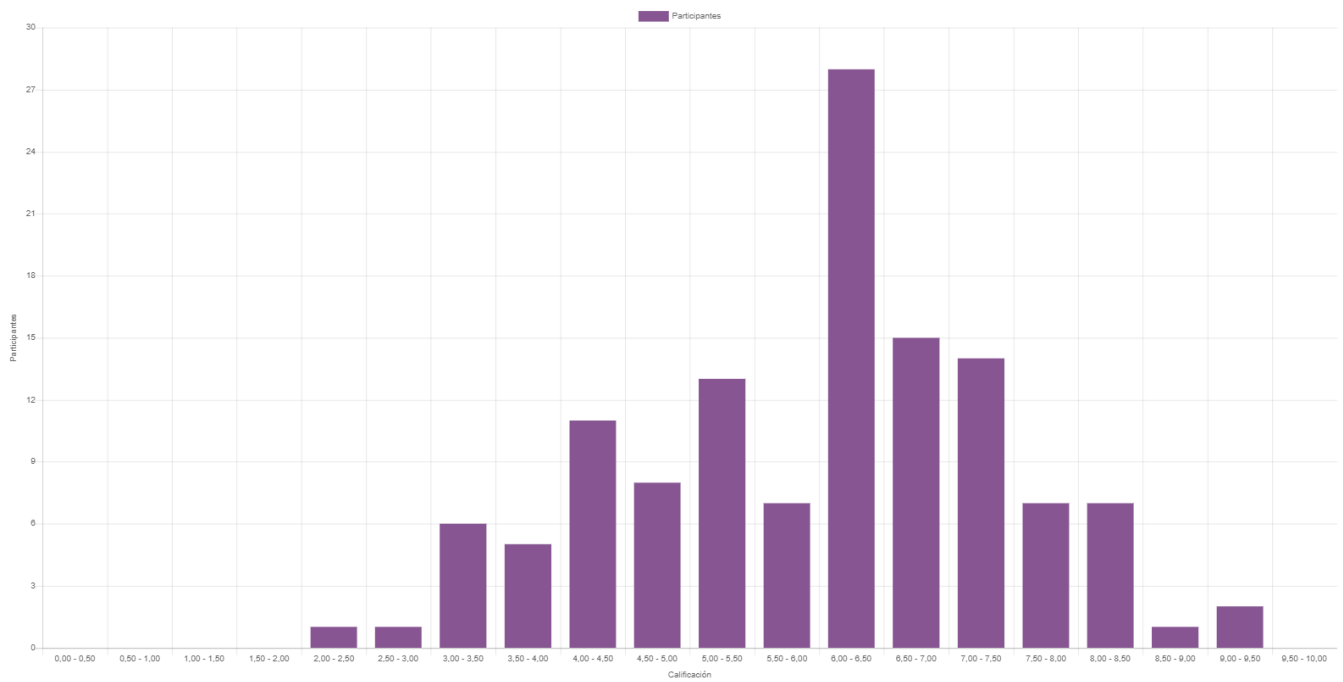


Fig. 1. Distribución de calificaciones del Microexamen 3 en el curso 2020/21.

### Estadísticas de las pregunta

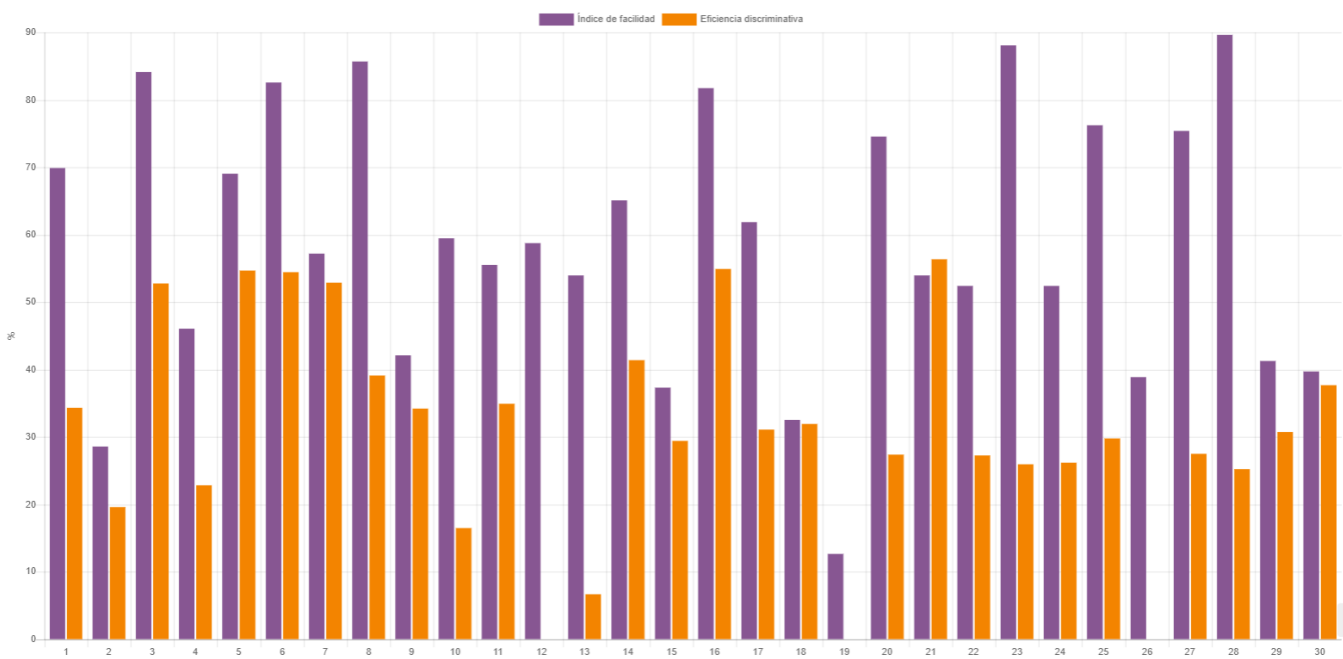


Fig. 2. Diagrama de barras del índice de facilidad y la eficiencia discriminativa de cada pregunta.

TABLE II. RESULTADOS DE LOS MICROEXÁMENES

Nombre de la prueba	Microexamen 1	Microexamen 2	Microexamen 3
Número de intentos	140	132	126
Calificación promedio	63.62%	63.22%	58.89%
Mediana	66.67%	60.00%	60.00%
Desviación estándar	13.44%	16.49%	14.58%
Error estándar	11.47%	11.24%	7.99%

La Tabla II muestra las estadísticas de los tres microexámenes. Puede observarse un abandono del 10% desde la primera prueba hasta la última.

### B. Entregables

En las clases prácticas se realizaron una serie de prácticas tutorizadas que se llevan en coordinación con los contenidos teóricos. Una vez impartidos los contenidos necesarios y realizadas las prácticas concernientes a esos temas, se propone a los estudiantes la realización de dos prácticas denominadas Entregables.

Los dos entregables se diseñaron para que fueran todos distintos entre sí y así evitar el plagio, ya que la entrega de los mismos se iba a realizar con la aplicación “Entrega de tareas” del aula virtual. Para que los informes no difirieran en exceso, se proporcionó al alumnado, además de su tarea específica, una plantilla para la elaboración del informe.

El Entregable 1 consiste en la simulación de 2 funciones lógicas de 4 variables descritas en VHDL. Previamente, se pide que ambas funciones sean simplificadas mediante el uso de mapas de Karnaugh. Para la generación aleatoria de las funciones se empleó una tabla Excel que genera números aleatorios entre 0 y 65535. Este número es convertido en hexadecimal y constituye la tabla de verdad de la función a implementar. La Tabla III muestra un extracto del listado generado de funciones asignadas para 199 alumnos (los nombres no se muestran por la ley de protección de datos). Las Figuras 3 y 4 muestran resultados parciales de la función F1 de la fila 199, que fue empleada por el profesorado a modo de ejemplo práctico. Puede comprobarse que el resultado del cronograma para la función f1 coincide con el valor de partida de la función (CEA1).

TABLE III. EXTRACTO DE LA ASIGNACIÓN DE FUNCIONES DEL ENTREGABLE 1

Alumno	F1	F2
1 Alumno001	DC58	77FE
2 Alumno002	E501	CFBD
3 Alumno003	3F2B	37EE
4 Alumno004	2FBE	EBD7
5 Alumno005	47C1	0311
6 Alumno006	73B3	B971
7 Alumno007	3803	70D1
8 Alumno008	D898	240D
9 ...	EDDB	4D4C
199	CEA1	5462

$$f1(a,b,c,d) = ac + \bar{a}bd + a\bar{b}d + \bar{a}\bar{b}\bar{c}d$$

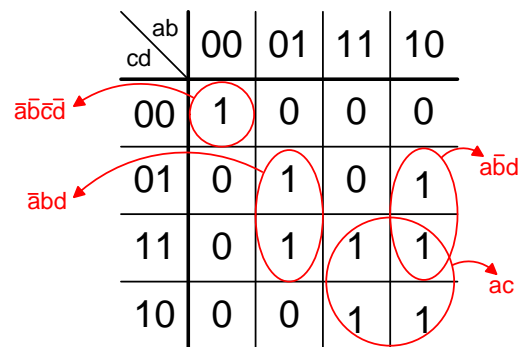


Fig. 3. Mapa de Karnaugh de la función CEA1.

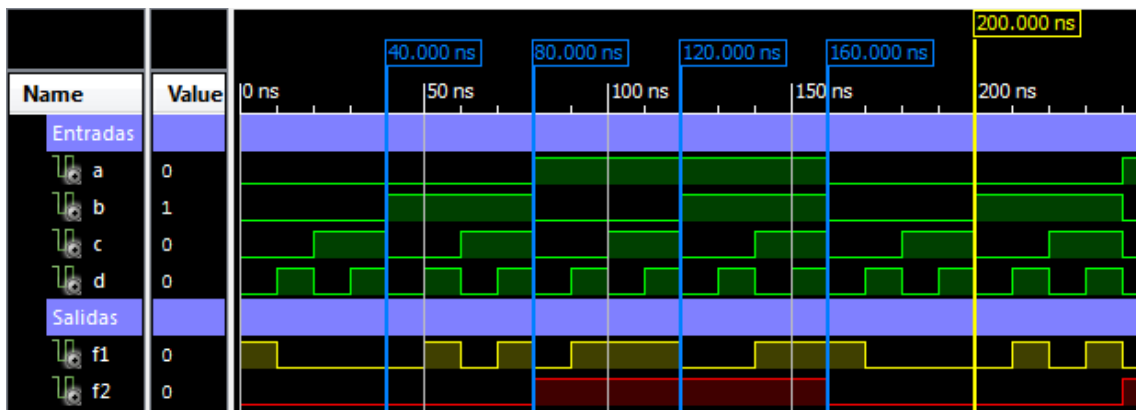


Fig. 4. Cronograma de simulación de la simplificación de la función CEA1.

El Entregable 2 consiste en el diseño e implementación de un contador aleatorio de números BCD (valores entre 0 y 9). La secuencia se genera usando también números aleatorios generados usando una tabla Excel. En este caso, los alumnos deben entregar un informe según una plantilla y también un vídeo corto mostrando el recorrido de la secuencia asignada en los displays de 7 segmentos de la tarjeta de desarrollo. Además de la secuencia, también cambia el tipo de biestable con el que realizar la secuencia, entre biestables tipo D y tipo T (con reset o preset según el valor inicial del contador aleatorio). También se especifica si el contador a diseñar es cíclico o no.

El número de distintas secuencias que se pueden generar para números BCD es la permutación ordinaria de 10 elementos, es decir  $P_{10}$ , donde

$$P_{10} = 10! = 3.628.800 \quad (1)$$

Añadiendo los otros parámetros del diseño (tipo de biestable y si es cíclico o no), el número de secuencias distintas es

$$n^{\circ} \text{ de secuencias} = 10! \times 2^4 \times 2 = 116.121.600 \quad (2)$$

Suponiendo que contamos con 250 alumnos cada curso académico, llegamos a la conclusión de que tenemos garantizado no tener que repetir secuencia durante muchos años.

En la Tabla IV se muestra un extracto del listado de asignaciones de contadores aleatorios. La secuencia 199 fue empleada por el profesorado a modo de ejemplo ilustrativo. El sistema a implementar se muestra en la Figura 5. Se incluye un decodificador de 7 segmentos en el diseño. Con esto, la secuencia se visualiza en la tarjeta de desarrollo en binario usando los leds y también en formato BCD usando el display de 7 segmentos.

TABLE IV. EXTRACTO DE LA ASIGNACIÓN DE SECUENCIAS ALEATORIAS DEL ENTREGABLE 2

Alumno	Secuencia	$Q_A$	$Q_B$	$Q_C$	$Q_D$	Cíclico
1 Alumno001	5,7,2,3,9,4,8,1,0,6	T	D	D	D	Sí
2 Alumno002	3,9,8,5,0,7,4,6,2,1	T	T	D	D	No
3 Alumno003	5,0,1,2,8,6,9,4,7,3	T	T	T	D	Sí
4 Alumno004	4,0,1,2,3,5,7,8,6,9	D	T	T	D	No
5 Alumno005	3,4,0,7,9,6,2,5,1,8	D	D	T	T	Sí
6 Alumno006	2,0,3,9,7,1,8,5,4,6	T	D	D	T	No
7 Alumno007	3,0,2,5,7,1,6,9,4,8	T	D	T	D	Sí
8 Alumno008	4,2,3,9,1,6,5,0,7,8	D	T	D	T	No
9 ...	2,4,3,5,8,7,6,0,9,1	T	D	D	D	Sí
199	9,7,3,1,8,5,2,0,4,6	T	D	D	T	No

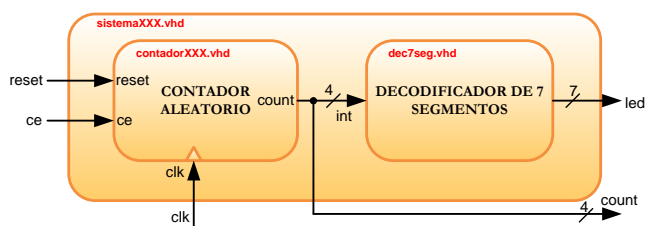


Fig. 5. Diagrama de bloques del sistema a implementar en el entregable 2.

La figura 6 muestra los 4 mapas de Karnaugh que hay que resolver para obtener las funciones de entradas a los biestables correspondientes a la secuencia 199 de la Tabla IV. La Figura 7 muestra el circuito obtenido y que tiene que describirse en VHDL para su simulación y posterior implementación en la tarjeta de desarrollo.

La Figura 8 muestra el resultado de la simulación del circuito correspondiente a la secuencia 199 usando el simulador ISIM que provee el entorno de desarrollo Xilinx ISE 14.7.

#### IV. TUTORÍAS

Las tutorías fueron realizadas a través de un sistema de cita previa. Una vez concertada la hora de la tutoría, ésta era realizada de manera telemática usando Google Meet.

También se resolvían dudas a través de correo electrónico. La cantidad de mensajes electrónicos aumentó de manera relevante respecto a cursos pre-pandémicos.

#### V. RESULTADOS Y CONCLUSIONES

La docencia se impartió en el formato de presencialidad adaptada en la que unos pocos estudiantes accedían físicamente al aula de informática y los demás asistían virtualmente a través de la retransmisión en streaming. La

planificación previa del cuatrimestre conformó grupos rotatorios a tal efecto. Relacionado con este aspecto, hubo que garantizar al alumnado el acceso al software empleado en las prácticas, el ISE 14.7 de Xilinx, usando varias alternativas: acceso al ordenador del aula con escritorio remoto, máquinas virtuales proporcionadas por el STIC, o instalación personal del alumno. El acceso a las tarjetas se realizó en el formato de reservas por parte de los administradores del Centro de Cálculo de la Escuela. La evaluación de las prácticas se realizó a través de 2 entregables y 3 exámenes. Respecto a otros años, los entregables fueron modificados para que fueran todos distintos para casi 200 estudiantes, con el objetivo de evitar el plagio. Para realizar los exámenes, se realizó un banco de preguntas tipo test para cada uno. Las preguntas eran desordenadas y sus posibles respuestas, también. Las tutorías fueron en formato virtual a través de correos electrónicos y video-llamadas.

En general, el resultado fue satisfactorio tanto para profesorado como alumnado. Sin duda, el esfuerzo de individualizar los entregables para evitar la copia se vio reflejado en mayor participación en tutorías y mayor esfuerzo detectado en la entrega de las prácticas.

#### REFERENCIAS

- [1] Consejo de Ministros, “Plan de desescalada”, Martes 28 de abril de 2020. Available: <https://www.lamoncloa.gob.es/consejodeministros/Paginas/enlaces/280420-enlace-desescalada.aspx> (accesible el 9 de mayo de 2022).
- [2] Vicerrectorado de Innovación Docente, Calidad y Campus Anchieta, “Criterios Generales para la docencia y la evaluación en condiciones de presencialidad adaptada durante el curso 2021-2021. Adenda general a las memorias de Grado y Máster”, Universidad de La Laguna, 1 de Julio de 2020.
- [3] Vicerrectorado de Innovación Docente, Calidad y Campus Anchieta, “Instrucción del Vicerrectorado de Innovación Docente, Calidad y Campus Anchieta para la elaboración. Aprobación y publicación de las Guías Docentes y las Adendas específicas de la Universidad de La Laguna para el curso 2021-2021. Universidad de La Laguna, 1 Julio de 2020.
- [4] E. Magdaleno, Proyecto Docente. Sistemas Electrónicos Digitales. Diseño de Sistemas Electrónicos con FPGA, Universidad de La Laguna, 6 de Junio de 2018.
- [5] Servicio de Tecnologías de la Información y las Comunicaciones, “Guía de configuración de cliente VPN Global Protect. Servicio de Red Privada Virtual”, Vicerrectorado de Tecnologías de la Información y Servicios Universitarios, Universidad de La Laguna. Available: <https://www.ull.es/servicios/stic/2020/12/01/servicio-de-vpn-de-la-ull/> (accesible el 9 de mayo de 2022).
- [6] STIC, “Servicio de IaaS – ULL”, Universidad de La Laguna. Available: <https://www.ull.es/servicios/stic/2015/10/27/nuevo-servicio-iaas/> (accesible el 9 de mayo de 2022).
- [7] Digilent, Nexys A7 FPGA Board Reference Manual, Revised July 10, 2019. Available: [https://digilent.com/reference/\\_media/reference/programmable-logic/nexys-a7/nexys-a7\\_rm.pdf](https://digilent.com/reference/_media/reference/programmable-logic/nexys-a7/nexys-a7_rm.pdf) (accesible el 9 de mayo de 2022).
- [8] Xilinx, 7 Series FPGAs Data Sheet: Overview. Product Specification. DS180 (v2.5). Xilinx. 2017. Disponible en: [https://www.xilinx.com/support/documentation/data\\_sheets/ds180\\_7series\\_Overview.pdf](https://www.xilinx.com/support/documentation/data_sheets/ds180_7series_Overview.pdf) (accedido el 9 de mayo de 2022).
- [9] Moodle, “Significado de las estadísticas del examen de Moodle”. Disponible en: [https://docs.moodle.org/all/es/Significado\\_de\\_las\\_estad%C3%ADstic\\_AD\\_del\\_examen\\_de\\_Moodle](https://docs.moodle.org/all/es/Significado_de_las_estad%C3%ADstic_AD_del_examen_de_Moodle) (accedido el 9 de mayo de 2022).

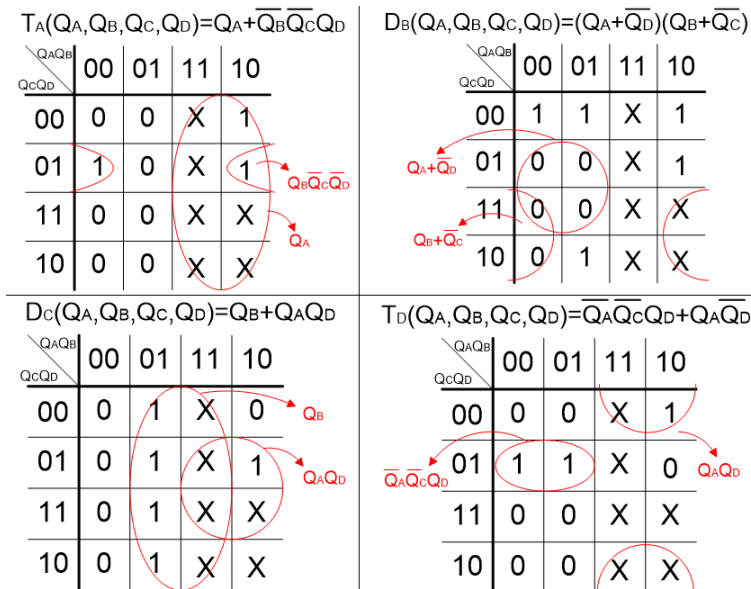


Fig. 6. Mapas de Karnaugh de las funciones de entrada a los biestables en la secuencia 199.

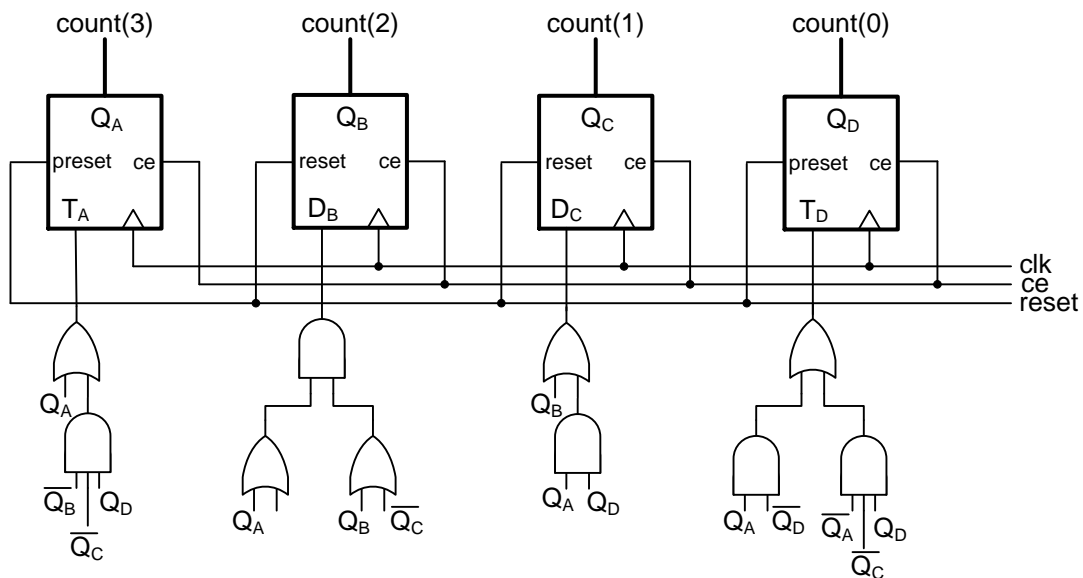


Fig. 7. Circuito para la secuencia 199.

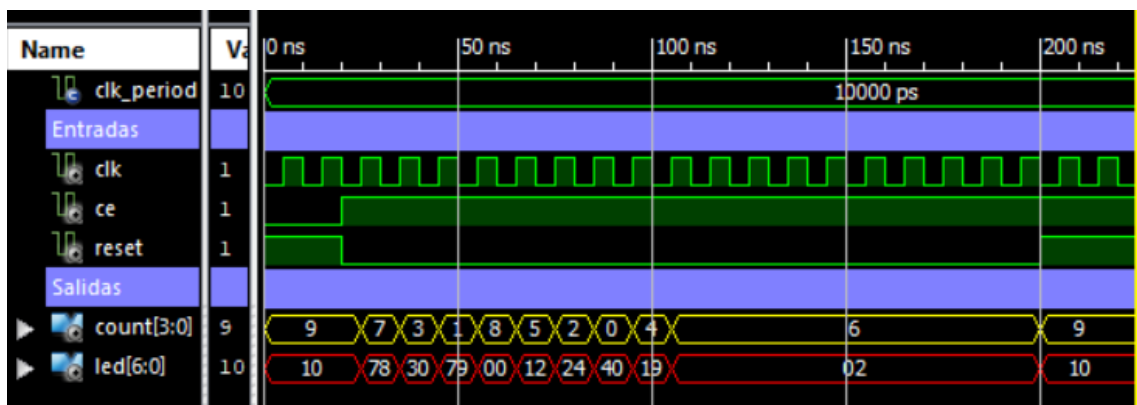


Fig. 8. Simulación del circuito correspondiente a la secuencia 199 usando ISIM de ISE14.7.